

Специализирани интегрални BiCMOS и CMOS източници на напрежение на базата на sub-bandgap схеми

инж. Кристи Николова Михайлова

Технически Университет София -ECAD Лаборатория
kmm@ecad.vmei.acad.bg

Mihailova C.N., Specialized Integrated CMOS and BiCMOS Voltage References Based on Sub-bandgap Circuit. This article presents BiCMOS and CMOS voltage references for wireless communications. In the paper are presented the results of simulations with Orcad 9.2 and measurements of the PCB implementation. Then, the integrated circuits are designed with CAD system CADENCE for AMS 0.8um SiGe BiCMOS and AMS 0.35um Si CMOS technologies. The circuits operate with 2.4V power supply. The V_{out} is 1.5V and 2V with high temperature stability in the range from -40°C to 125°C . The topology of the circuits is as standard cells that can be used for other applications. The project is designed in ECAD laboratory of Technical University – Sofia with co-operation of the Tampere University of Technology.

1. ВЪВЕДЕНИЕ

Развитието на микроелектронните технологии налага разработването на схеми, които да работят с ниско напрежение. Поради това източникът на напрежение се превръща в основен градивен елемент в аналогово-цифровите и цифрово – аналоговите преобразуватели, в приемо-предавателни системи и други. Идеалният източник на напрежение трябва да осигурява изходно напрежение с висока стабилност от промените на захранването, товара, температурата и шума.

За получаване на стабилно напрежение се използват схеми със ценерови диоди и “bandgap” източници. Ценеровите диоди, имат ограничено приложение в аналогови схеми поради високото си пробивно напрежение. За разлика от тях bandgap схемите все по-често се използват като източници тъй като успешно съчетават особеностите на биполярните и MOS транзистори структури. Съчетавайки това предимство с възможностите на системите за автоматизирано проектиране на интегрални схеми и особеностите на даден технологичен процес се постига проектиране на захранваща схема с оптимални параметри.

Целта на настоящата статия е да се проектират BiCMOS и CMOS източници за напрежение за захранване на RF осцилатори в приемо-предавателни системи, чието приложение са безжичните комуникации. Източниците трябва да отговарят на следните параметри:

▶ изходно напрежение $V_{OUT}=1.5\text{V}(2\text{V})$ при захранващо напрежение $VDD=2.4\text{V}$;

▶ TC на V_{OUT} 150 ppm в диапазона от -40°C до 125°C ;

▶ обща консумация $500\mu\text{A}$ при товар $R_L=100\text{k}\Omega$;

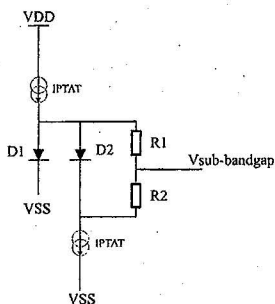
▶ изходен шум $<120\text{nV}/\sqrt{\text{Hz}}$.

За постигане на гореспоменатите изисквания бяха изпълнени следните задачи:

- проучване на схемотехниката на описаните в литературата схеми и избор на електрическа схема;
- проектиране на схемите с програмата Orcad9.2 и PCB реализация;
- електрическо и топологично проектиране на схемите с CAD системата CADENCE на AMS 0.8um SiGe BiCMOS и AMS 0.35um Si CMOS технологии.

□

II. Реализация на sub-bandgap схеми



Фиг.1 Sub-bandgap схема.

Стандартната bandgap схема осигурява напрежение 1.2V (bandgap напрежение на Si при 0 K) [1]. Използва се принципа на сумиране на две напрежения с взаимно компенсиращ се температурен коефициент, в резултат на което изходното напрежение е независимо от промените на температурата [2,3,4]. Положителен ТС се получава от ΔV_{BE} напрежение, което приложено върху резистор дава “proportional to absolute temperature” ток I_{PTAT} . Отрицателен ТС се постига с V_{BE} напрежение- респективно “inverse proportional to absolute temperature” I_{PTAT} . “Sub-bandgap”

схемата (фиг.1) работи на този принцип, с разликата че генерира част от “bandgap” напрежението. То може да се изрази по следния начин:

$$V_{SUB-BANDGAP} = V_{BE1} + k(V_{BE1} - V_{BE2}) \quad (1)$$

$$V_{SUB-BANDGAP} = (k+1)V_{BE1} - kV_{BE2} \quad (2)$$

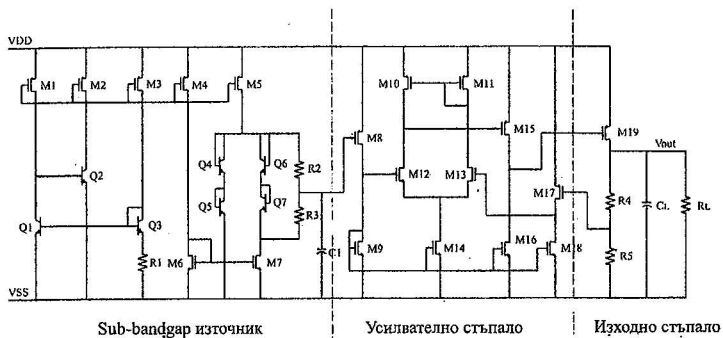
$$V_{SUB-BANDGAP} = V_{BE1} - V_{BE2} \left(\frac{k}{k+1} \right) \quad (3), \text{ където } k = \frac{R_1}{R_2}$$

Положителната температурна зависимост в схемата се компенсира с отрицателната получена от токът I_{PTAT} , протичащ през резистор R1. Така Vsub-bandgap напрежение има нулев ТС.

За постигане на по-висока стойност на изходното напрежение се използват допълнителни стъпала, които усилват полученото sub-bandgap напрежение.

Описаната по горе методология за постигане на температурно независимо напрежение на основата на bandgap схеми, е в основата на проектираният източник на напрежение (фиг.2). Той е изграден от три блока:

1. sub-bandgap източник на напрежение;
2. усилвателно стъпало;
3. изходно стъпало за получаване на желаното изходно напрежение.



Фиг.2 Пълна електрическа схема на източник на напрежение 1.

Първоначално електрически анализ на схемата е направен с програмата Orcad9.2 с цел изследване на принципа за температурна компенсация. При захранващо напрежение 5V е постигнато изходно напрежение $V_{OUT}=3V$. Поради високото напрежение на отпушване и сравнително голямото усилване на транзисторите, по-ниска стойност на V_{OUT} не е възможно в този случай да се постигне. Резултатите от симулациите са показани в Таблицы 1,2 , а данни от измерване на PCB реализация- Таблица 3.

Таблица1

Температура [°C]	-40	27	125
$V_{SUB-BANDGAP}$ [mV]	478.8	473.4	460.03
Изходно напрежение, V_{OUT} [V]	3.12	3.05	2.98

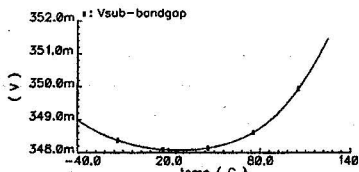
Таблица2

Захранващо напрежение VDD, [V]	4	5	6
$V_{SUB-BANDGAP}$ [mV]	480.05	480.06	474.26
Изходно напрежение V_{OUT} [V]	3.053	3.06	3.073

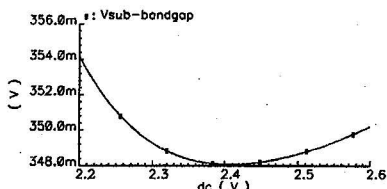
Захранващо напрежение VDD, [V]	4	5	6
$V_{SUB-BANDGAP}$ [V]	1.45	1.43	1.46
Изходно напрежение V_{OUT} [V]	2.9	3.06	3.13

Таблица 3

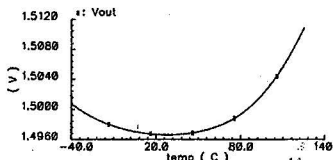
Схемата е изследвана и проектирана в интегрално изпълнение с помощта на системата CADENCE на AMS 0.8 BiCMOS SiGe и AMS 0.35 BiCMOS SiGe технологии. На фиг.3,4,5,6 са показани по-добрите резултатите от симулациите, получени при изследването на източника на BiCMOS технология. Предимство на проектирания източник е постигнатия баланс между наличието на биполярни транзистори, изискващи по-голяма стойност на базовия ток за установяване на режима си и сравнително ниската обща консумация на схемата.



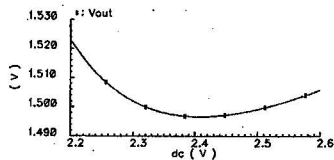
Фиг. 3 Температурна характеристика на напрежение $V_{SUB-BANDGAP}$ при $V_{DD}=2.4V$.



Фиг. 4 Характеристика на $V_{SUB-BANDGAP}$ при изменение на V_{DD} при темп. $27^{\circ}C$.



Фиг. 5 Температурна характеристика на напрежение V_{OUT} при $V_{DD}=2.4V$



Фиг. 6 Характеристика на V_{OUT} при изменение на V_{DD} при темп. $27^{\circ}C$.

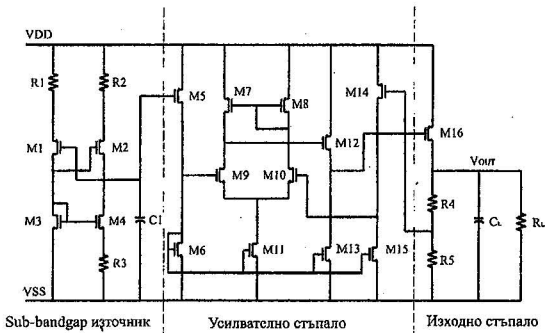
Много често при проектирането се има в предвид и шума (външен и генериран от елементите в схемата), който може да се окаже сериозен недостатък в аналоговите интегрални схеми за обработка на сигнали. Ето защо това наложи изследването на шума (фактора на шума NF и изходния шум), който е много важен критерий за доброто проектиране на захранващия блок.

В Таблица 4 са показани основните симулирани параметри.

Технология	0.8 μ m BiCMOS- SiGe
Захранващо напрежение V_{DD} , [V]	2.4
$V_{SUB-BANDGAP}$, [mV]	348
Изходно напрежение V_{OUT} , [V]	1.5
V_{out} vs. V_{DD} , [%]	
при $R_L=1.5k\Omega$	-1.5/+0.53
при $R_L=100k\Omega$	-0.5/+0.52
TC на V_{out} , [ppm]	57
Товар [k Ω]	1.5 + 100
Консумация при $R_L=1.5k\Omega$, [mA]	1.374
Консумация при $R_L=100k\Omega$, [mA]	0.39
Изходен шум [nV// \sqrt{Hz}]	104
Фактор на шума NF при 10Hz, [dB]	56.4

Таблица 4

Модификация на схемата е показана на фиг.7. Основният блок, генериращ стабилно напрежение е реализиран само с MOS транзистори. Транзисторите M3, M4 и резисторът R3 формират токово огледало на Уидлар (Widlar). По-своята същност то осигурява положителен TC, който се компенсира с отрицателен TC, получен от транзистори M1, M2 и резистори R1, R2. Симулационните резултати на схемата с дискретни компоненти са показани в Таблице 5,6, а измерените резултати – Таблица 7. Резултатите показани на фиг.8,9,10,11 са получени на AMS 0.8 BiCMOS SiGe технология.



Фиг. 7 Схема на източник на напрежение 2.

Температура [°C]	-40	27	125
$V_{SUB-BANDGAP}$ [V]	1.972	1.92	1.855
Изходно напрежение, V_{OUT} [V]	3.11	3.05	2.92

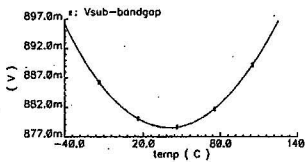
Таблица 5

Захранващо напрежение VDD, [V]	4	5	6
$V_{SUB-BANDGAP}$ [mV]	1.906	1.924	1.94
Изходно напрежение V_{OUT} [V]	3.00	3.04	3.06

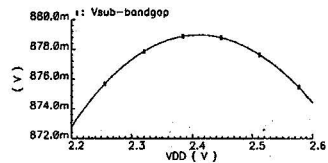
Таблица 6

Захранващо напрежение VDD, [V]	4	5	6
$V_{SUB-BANDGAP}$ [V]	1.71	1.78	1.84
Изходно напрежение V_{OUT} [V]	2.89	3.07	3.15

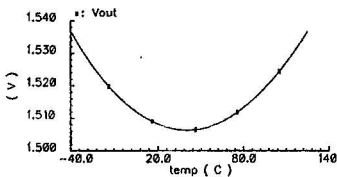
Таблица 7



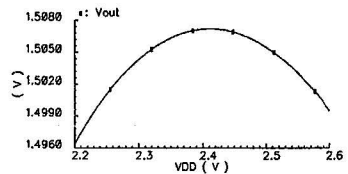
Фиг. 8 Температурна характеристика на $V_{SUB-BANDGAP}$ при $V_{DD}=2.4V$.



Фиг. 9 Характеристика на $V_{SUB-BANDGAP}$ при изменение на VDD при темп.27°C.



Фиг. 10 Температурна характеристика на напрежение V_{OUT} при $V_{DD}=2.4V$.

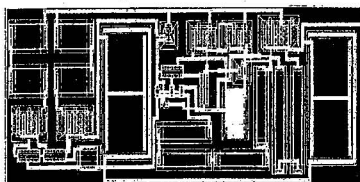


Фиг. 11 Характеристика на V_{OUT} при изменение на VDD при темп.27°C.

Източникът на напрежение е изследван също на AMS 0.35 μ m Si CMOS технология като сравнение между симулираните параметри, получени на двете технологии е представено в Таблица 8.

Технология	0.35 μ m CMOS- Si	0.8 μ m BiCMOS- SiGe
Захранващо напрежение VDD, [V]	2.4	2.4
V _{SUB-BANDGAP} , [mV]	879	879
Изходно напрежение V _{OUT} , [V]	1.5	1.5
V _{out} vs. VDD, [%]		
при R _L = 1.5k Ω	-0.66/+0.26	-0.73/+0.46
при R _L =100k Ω	-0.73/+0.26	-0.73/+0.53
TC на V _{OUT} , [ppm]	16	124
Товар [k Ω]	1.5 \div 100	1.5 \div 100
Консумация при R _L =1.5k Ω , [mA]	2.633	1.379
Консумация при R _L =100k Ω , [mA]	1.7	0.4
Изходен шум [nV/ \sqrt Hz]	60	56.6
Фактор на шума NF при 10Hz, [dB]	54	56.7

Таблица 8



Фиг. 12 Топологично представяне (layout) на източник на напрежение 2 реализиран на AMS 0.8 μ m SiGe BiCMOS технология.

Заклучение

В настоящата статия са проектирани специализирани BiCMOS и CMOS източници на напрежение за захранване на RF осцилатор в предавателен модул. Схемите са разработени в дискретно и интегрално изпълнение, като е изследваната тяхната функционалност при изменение на захранващото напрежение, температурата, шума и други. Топологичното проектиране е извършено в съответствие с особеностите и изискванията на конкретната технология във вид на стандартни клетки, които могат да се използват за проектиране на system on chip схеми.

Използвана литература:

1. V.Vincence, C.Montoro, Marcio Cherem Schneider, "High-Swing MOS Cascode Bias Circuit", *IEEE Transactions on circuits and systems -II: Analog and Digital Signal Processing*, vol. 47, NO.11, November 2000 Circuits",
2. Arne E.Buck, Ch.Mc.Donald, Stefan Lewis, T.R.Viswanathan, "A CMOS Bandgap Reference Without Resistors", *IEEE J.Solid State Circuits*, vol. 37, NO.1, January 2002
3. M.Sudha, W.Timothy Holman, "A Low Noise Sub-bandgap Voltage Reference"
4. C.Popa, O.Mitrea, "Micropower CMOS Bandgap Voltage Reference".