

АНАЛОГОВ ПРЕДАВАТЕЛЕН МОДУЛ ЗА ПРИЛОЖЕНИЕ В БЕЗЖИЧНИТЕ КОМУНИКАЦИИ

инж. Кристи Николова Михайлова, инж. Гургана Николова Додева,
доц. д-р инж. Марин Христов Христов

Технически Университет София -ЕСАД Лаборатория
knm@ecad.vmei.acad.bg, dodeva@ecad.vmei.acad.bg, mhristov@ecad.vmei.acad.bg

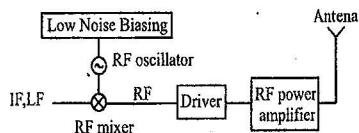
Mihailova C.N., Dodeva G.N., Hristov M.H., Analog transmitting modules for wireless communications. The present article regards presentation of a design of low-noise biasing (LNB), RF oscillator and power amplifier (PA), which is the analog integrated part of transmitter architecture. The electrical and topological design of the circuits is investigated and realized in AMS 0.8um BiCMOS SiGe and AMS 0.35um CMOS Si technologies using CAD system CADENCE. The monolithic inductors for 1GHz are implemented for RF oscillator and PA.

1. ВЪВЕДЕНИЕ

Бързо развиващата се област на безжичните комуникации налага изследването и разработването на радио-честотни приемо-предавателни модули. Проектирането на предавателни модули се явява предизвикателство поради малко разработените структури до момента и все по-строгите изисквания по отношение на електрически и технологични параметри и икономически показатели. Минимизирането на топологичната площ, както и биполарни/BiCMOS особености оказват влияние при интегрирането на модули в рамките на един чип. Това предимство дава възможност за проектиране на монолитни предавателни архитектури с висока степен на интеграция и стабилност на параметрите от промените на захранването, температурата и други.

Основно два са принципите, на базата на които се изграждат предавателите: непряко (indirect) и пряко (direct) предаване. При непрякото предаване РЧ (Радио-честотният) сигнал се получава на два етапа, сумирайки сигнала след модулятора с по-високо честотни сигнали. Недостатък се явяват изкривяванията, които могат да се отстранят с помощта на филтри. Тъй като те трудно се реализират, се използва втория метод с еднократно сумиране.

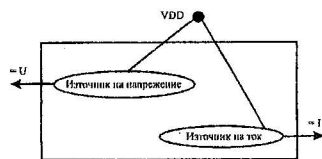
Настоящата статия представя разработка на част от аналогов модул на РЧ предавател (фиг.1), включваща захранване, РЧ осцилатор и мощен усилвател с цел изследване на взаимовръзките между отделните блокове и функционирането на транзисторите при високи честоти (GHz). РЧ смесителят и драйверите са в процес на разработка. Различните части от предавателния модул са проектирани на високи честоти - 1GHz с CAD системата CADENCE.



Фиг.1 Схемa на предавателя

2. ЗАХРАНВАЩ БЛОК

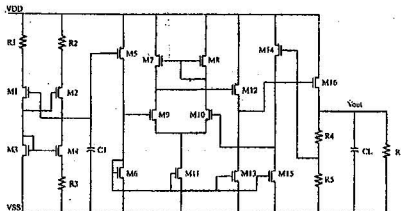
Захранващият блок е тази част от дизайна, чиято основна цел е да осигури напрежение и ток необходими за установяване режима на работа на други блокове в даден дизайн. Ето защо



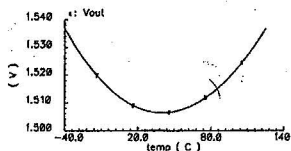
Фиг. 2 Захранващ блок.

захранващият блок трябва да генерира сигнали с параметри, независещи от промените на захранващото напрежение, температура, независимо от товара и др., с което се гарантира висока функционалност на останалите модули. Ниската консумация, товароспособността и шумоустойчивостта му са също важни критерии за ефективно проектиране на захранващия блок и по-голяма гъвкавост по отношение на различни приложения.

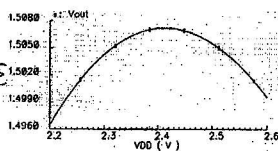
Захранващият блок (фиг.2) съдържа два модула, генериращи постоянен ток и напрежение, необходими за захранване на РЧ осцилатора. Пълната електрическа



Фиг. 3. Схема на източник на напрежение



Фиг. 4 Температурна характеристика на V_{OUT} ($V_{DD}=2.4V$, R_L от $1.5k\Omega$ до $100k\Omega$).



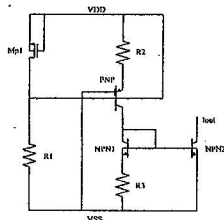
Фиг. 5 Характеристика на V_{out} при изменение на V_{DD} (R_L от $1.5k\Omega$ до $100k\Omega$, $temp. 27^\circ C$).

схема на източника на напрежение, проектиран на AMS $0.8\mu m$ SiGe BiCMOS технология, е показана на фиг.3. Елементите (M_1+M_4 , R_1+R_3 , C_1) образуват т.нар. "sub-bandgap" източник, който осигурява напрежение от $879mV$. То се усилва от на усилвателното стъпало (M_5+M_6, R_4, R_5). Желаното изходно напрежение $V_{OUT} = 1.5V$ се регулира с обратна връзка и се получава с подходящо съотношение на резисторите (R_4-R_5). Основните предимства на източника са:

- Използването само на MOS транзистори дава възможност да се постигне по-ниска консумация на схемата.
- Нисък температурен коефициент (TC) в диапазона от $-40^\circ C$ до $125^\circ C$ без допълнителни схеми за температурна компенсация, (фиг.4).
- Висока стабилност на изходното напрежение от промените на захранващото напрежение V_{DD} , (фиг.5).
- Висока шумоустойчивост- фактора на шума $NF(10Hz)$ е $56dB$.

Източникът на напрежение е изследван също на AMS $0.35\mu m$ Si CMOS технология като сравнение между симулираните параметри, получени на двете технологии е представено в Таблица 1.

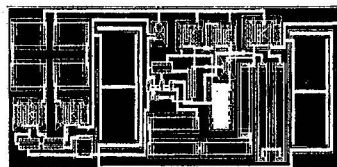
Технология	$0.35\mu m$ CMOS- Si	$0.8\mu m$ BiCMOS- SiGe
VDD, [V]	2.4	2.4
Vout vs. VDD, [%]		
при $R_L = 1.5k\Omega$	-0.66/+0.26	-0.73/+0.46
при $R_L = 100k\Omega$	-0.73/+0.26	-0.73/+0.53
TC на V_{OUT} , [%]	± 0.2	± 2
Товар [k Ω]	$1.5 \div 100$	$1.5 \div 100$
Консумация при $R_L = 1.5k\Omega$, [mA]	2.633	1.379
Консумация при $R_L = 100k\Omega$, [mA]	1.7	0.4



Фиг. 6 Източник на ток.

Схемата на генератора на ток (фиг.6) осигурява стабилен от температурата ток. Емитерната площ на транзистор NPN2 е такава, че изходният ток $I_{OUT}=5.3mA$ е неколнократно усиления колекторен ток на биполярния PNP

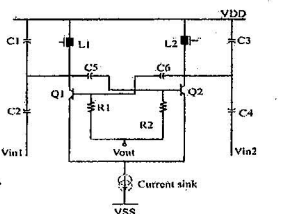
транзистор, чийто режим на работа се осигурява от делителят $R1 - R_{DSM1}$ и резистор $R2$. Топологичното проектиране на източника на напрежение, реализиран на $0,8\mu m$ SiGe BiCMOS във вид на стандартни клетки е показано на (фиг.7).



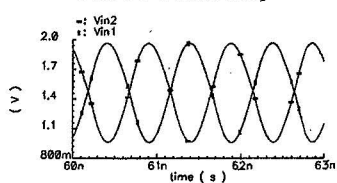
Фиг.7. Топология на източник на напрежение във вид на стандартна клетка.

Захранващият блок осигурява режима на работа на транзисторите (Q_1, Q_2) (фиг.8), а резонансните кръгове (C_1, L_1) и (C_3, L_2) - честотата на осцилатора $f = 1/2\pi\sqrt{LC}$, където $n=3.14$. На двата изхода на осцилатора се получават синусоидални напрежения (V_{in1}, V_{in2}) с амплитуда $1V_{p-p}$ и $f=1GHz$, (фиг.9). Те се подават на диференциалния вход на драйвер, чиято цел е да генерира правоъгълни импулси, необходими на управлението на усилвателя.

Монолитните бобини, имат голямо значение в проектирането на РЧ предаватели [1]. За осцилатора и усилвателя са проектирани монолитни бобини с помощта на програмата ASITIC (Analysis and Simulation of Inductors and Transformers for IC) [3], след което те са прехвърлени в CADENCE. В настоящият проект индуктивността на L_1 и L_2 е $5.7nH$ с качествен фактор (Q) 4.2 за $f=1GHz$. Той зависи от серийното съпротивление, капацитетата и съпротивлението, моделиращи паразитната връзка с подложката и от загуби, възникващи от утечни токове при високи честоти.



Фиг.8. РЧ осцилатор



Фиг.9. Изходни сигнали на РЧ осцилатора

4. МОЩЕН УСИЛВАТЕЛ.

Мощният усилвател (МУ) е последното усилвателно стъпало преди сигнала да достигне антената, поради което е необходимо да се осигурява достатъчна изходна мощност (P_0) за преодоляване на загубите между предавателя и приемника.

Целта на проектирания МУ е при захранващо напрежение $VDD=2.8V$ и амплитуда на входните импулси $V_{pulse}=2.8V$ при честота от $1GHz$ да се постигнат следните параметри: мощност $P_0=10dBm$ върху товарно съпротивление $R_L=50\Omega$; максимален коефициент на полезно действие (η); изходен сигнал с добър хармоничен състав (SR-Spurious Response).

От първоначално направените симулации при ниски честоти (MHz), се установява, че по-ефективно импулсно управление се постига с 25% коефициент на запълване (kз) на входните импулси. При режим на работа с 50% кз, усилвателите осигуряват по-висока изходна мощност от желаната (15-20mW), но за сметка на по-голяма консумация.

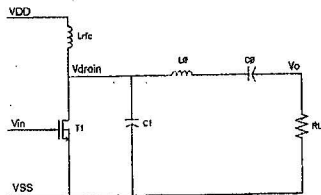
4.1. Клас Е МУ.

Клас Е стъпалата са нелинейни усилватели, работещи в ключов режим, КПД на които достига почти 100% и доставя пълната мощност. Усилвателят клас Е,

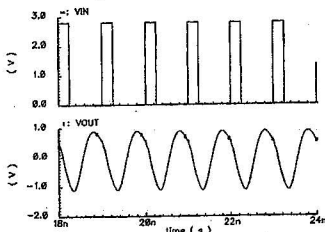
показан на фиг.10., се състои от изходен транзистор T_1 , заменен кондензатор C_1 и последователната верига C_0 и L_0 . Радио-честотната бобина L_{rfc} има висок импеданс при работната честота f . Кондензаторът C_1 включва в себе си и капацитета на дрейновия преход на T_1 [3]. Стойностите на елементите C_1 , C_0 и L_0 , както и на R_L , се избират така че напрежението V_{drain} да изпълнява трите основни условия за работа на този клас [3]. Уравненията, по които се проектира клас Е усилвателя са посочени в [3] и [5].

Разработването на клас Е МУ първоначално е направено на ниски честоти за изследване на поведението на стъпалото[7]. Проектирането продължава при високи честоти – 1GHz на AMS $0.35\mu\text{m}$ Si CMOS и $0.8\mu\text{m}$ SiGe BiCMOS [7]. В тази статия са представени само по-добрите резултати, които са получени на $0.8\mu\text{m}$ SiGe BiCMOS.

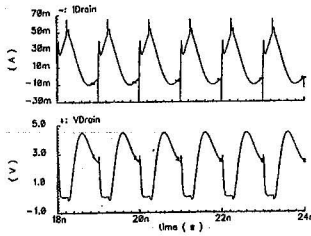
Използвана е схемата от фиг.3.1. като стойностите на компонентите са пресметани по [3] и [5]. Стъпалото е управлявано с импулси с различен коефициент на запълване: 50% и 25%.



Фиг.10.Схема на МУ клас Е



Фиг.11. Входно и изходно напрежение на клас Е МУ

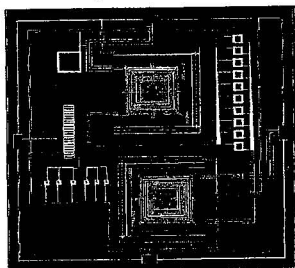


Фиг.12. Дрейнов ток и дрейново напрежение на клас Е

Времедиаграмите на клас Е са показани на фиг.11,12. В таблица 2 са посочени основните параметри на усилвателя като за сравнение са дадени резултати от симулации с идеални и реални бобини при различен коефициент на запълване. Изходният сигнал има добър хармоничен състав. Наличието на един транзистор обуславя по-лесното управление на усилвателя.

Основен проблем при реализирането на клас Е е наличието на две монолитни бобини, чийто Q-фактор е нисък и това влошава параметрите на стъпалото (ниско η).

Топологията на усилвателя, (фиг.13), е реализирана като стандартна клетка, която е част от предавателния модул.



Фиг.13. Топология във вид на стандартна клетка на МУ клас Е

	Идеални бобини		Проектирани бобини	
	50	25	50	25
кз, [%]	50	25	50	25
Ро, [dBm]	10	10	10.01	9.99
Idc, [mA]	7.824	4.4	19.88	14.82
η , [%]	45.87	81.21	18.03	24.09
SR, [dBc]	-27.39	-26.9	-21.67	-18.39

Таблица 2

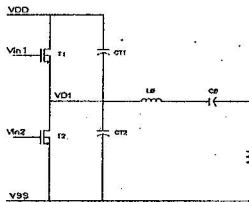
4.2. Клас DE мощен преобразовател.

Предимството на клас DE (фиг.14) пред клас E усилвателите е, че съдържа само една бобина, което прави преобразуването на енергията по-ефективно при ниско изходно напрежение и определена работна честота. Паразитните елементи на L_0 в този случай, до известна степен могат да се компенсират с донастройка на останалите компоненти. Клас DE се състои от транзистори T_1, T_2 , работещи в ключов режим, кондензатори C_{T1}, C_{T2} , които шунтират транзисторите и резонансна верига C_0, L_0, R_L [6]. При този клас преобразователи, токът при превключване на приборите е малък и двата транзистора изпълняват условията за превключване на клас E. Постига се също високо КПД – 90%.

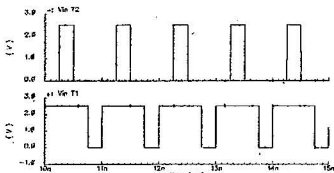
В търсене на по-оптимално управление на стъпалото, са изследвани различни схемни решения: с два NMOS транзистора и с CMOS двойка. Времедиаграмите от фиг.15, 16 показват по-добрите резултати при реализация на преобразователя на AMS 0.35um Si-CMOS технологията за 1GHz, които отговарят на времедиаграмите, показани от [6], за този режим на работа на стъпалото.

В таблица3 са дадени конкретни стойности на основните получени параметри.

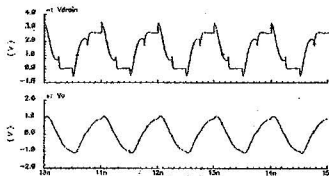
Голямата разлика в стойностите на КПД при симулации с идеални и с реални бобини, отново се дължи на ниския Q-фактор на монолитните бобини, който силно влияе на изходната мощност на стъпалото.



Фиг.14. Схема на МУ клас DE



Фиг. 15 Входни импулси за управление на клас DE усилвател
($V_{DD}=2.8V$, $V_{pulse}=2.8V$, $k_3=25\%$, $f=1GHz$, $R_L=50\Omega$).



Фиг. 16 Дрейново и изходно напрежение на клас DE усилвател
($V_{DD}=2.8V$, $V_{pulse}=2.8V$, $k_3=25\%$, $f=1GHz$, $R_L=50\Omega$).

4.3. Обобщение на резултатите, получени от изследването на МУ-ли

От резултатите, показани в тази статия, се вижда, че и двата класа МУ-ли дават възможност за получаване на достатъчно висок КПД и като основен проблем за реално висок КПД на схемите се явява ниският качествен фактор на интегралните бобини.

Основното предимство на клас E МУ е наличието само на един транзистор и неговата схема, което обуславя по-лесното управление на стъпалото. Главен недостатък представляват двете бобини и тяхната монолитна реализация.

Точно обратното може да се каже за клас DE усилвателя, чието управление е усложнено – наличието на два транзистора, но от друга страна съдържа в

	Идеални бобини	Проектирани бобини
k_3 , [%]	25	25
P_o , [dBm]	10.84	7.194
I_{dc} , [mA]	4.358	3.79
η , [%]	98.79	49.37
SR, [dBc]	-24.80	-23.60

Таблица 3

схемата си само една бобина, чиито паразитни елементи, до известна степен, могат да се компенсират с до-настройка на останалите компоненти.

За управлението на мощните усилватели се разработват драйвери, които да могат да генерират импулси с достатъчно добра амплитуда и форма при високи честоти от малък входен синусоидален сигнал (подаван от VCO). Освен критерия за формата на импулсите, драйверите се изисква да имат минимална консумация и да са достатъчно стабилни. Има проектирани драйвери и за двата класа усилватели, даващи добри импулси, но все още продължава работата за намаляване на консумацията им и стабилизиране на техния режим.

5. ЗАКЛЮЧЕНИЕ

Прякото предаване предлага компактност поради наличието на по-малко компоненти в своята топология. Тази архитектура е подходяща за маломощни изпълнения на РЧ предаватели. Частта от аналоговия модул на РЧ предавател, показан на фиг.1, предоставя възможност за изследване на взаимовръзките между отделните блокове и функционирането на MOS транзисторите при високи честоти (GHz).

В настоящата статия се разглежда проектирането на източници на ток и напрежение на две различни технологии като представят много добра стабилност спрямо промените в захранващото напрежение, температурата и товара.

РЧ осцилаторът генерира независим синусоидален сигнал с амплитуда 1V от пик до пик при 1GHz за управлението на драйверите.

Проектирани са драйвери за усилвателите на мощност, но техните параметри не са достатъчно добри – имат висока консумация и не достатъчно стръмни фронтове на импулсите. Затова работата върху тях продължава.

Понататъшните изследвания на МУ-ли са насочени към подобряване на параметрите на използваните монолитни бобини и разработване на нови схемни варианти на схемите – наличието на съгласуващи вериги към товара и компенсирани на паразитите, внесени от пасивните елементи.

Изследването и проектирането на предавателния модул се извършва в ECAD Laboratory на Технически Университет - София

6. ИЗПОЛЗВАНА ЛИТЕРАТУРА

1. Ali M. Niknejad and Robert G. Meyer: " Analysis, Design, and Optimization of Spiral Inductors and Transformers for Si RF IC's", IEEE Journal Of Solid-State Circuits, vol.33, october 1998, pp.1470-1497
2. Lawrence E.Larson editor, Cynthia Baringer, Christopher Hull: "RF and Microwave Circuit Design for Wireless Communications", 1996 Artech House, Inc., ISBN 0-89006-818-6, pp.345-394
3. Nathan O. Sokal: "Class-E Switching-Mode High-Efficiency Tuned RF/Microwave Power Amplifier: Improved design Equations", WE2C-3, 2000 IEEE MTT-S Digest, pp.779-782
4. Behzad Razavi: "RF Microelectronics", 1998 Prentice Hall PTR, Prentice-Hall, Inc., ISBN 0-13-887571-5, pp.307-309
5. Herbert L. Krauss, Charles W. Bostian, Frederic H. Raab: "Solide State radio Engineering" 1980 by John Wiley & Sons, Inc., ISBN 0-471-03018-X, pp.443-454
6. Hiroo Seiyka, Mitsuhiro Matsuo, Hirotaka Koizumi, Shinsaku Mori and Iwao Sasase: "New Control Scheme for Class DE Inverter by varying Driving Signals", IEEE Transactions on Industrial Electronics, vol.47, December 2000, pp.1237-1247