

CMOS операционен усилвател с два вида Милерова компенсация

М.Христов, Б.Банов, И.Шумков, Р.Радонов

The Main Purpose:

Is to Synthesize a Low Voltage CMOS operational amplifier using the CAD CADENCE- Design Framework II, assess and approve the circuite using the system simulating tools. Create a proper module and topology of the synthesized circuit based on the $2\mu\text{m}$ "MIETEC" technology of "Alcatel" which will be used as a library cell for VLSI ICs.

A two-stage structure of an operational amplifier used for creation of two similar amplifiers is described. The first one has frequency compensation applied on the output stage and the other - between the input and output stages (Nested Miller Compensation). The result is an increasing of the gain bandwidth of both structures compared to the base configuration. When the compensation is applied on the output stage the unity gain frequency is 25 MHz and when it is between the input and output stages the unity gain frequency is over 40MHz. Voltage gain is 87dB. Regardless of the improved transconductance of the Nested Miller Compensation circuite, the classic Miller Compensation is useful when the output must deliver high currents. There are picks in the output characteristics and the full settling-time is higher in the Nested Miller Compensation circuite.

Presented two-stage operational amplifier has rail-to-rail input and output stages, an active g_m control in the input stage and a well-known reliable class-AB control circuit. Designed chip area is relatively - 0.06mm^2 and it could be optimized additionally, but such topology has been chosen, In order to be possible separation of input transistors in separate wells, which improves additionally the quality of amplifier. Input noise voltage is comparable with tree stage amplifier , but this is due flexible AB-control stage , inserted in common output stage. It is very important to apply the Miller compensations , allowing hi-frequency and wide application of this VLSI. Introduced circuite has low noise voltage of about $30\text{ nV}/\sqrt{\text{Hz}}$ and low consumption of $230\mu\text{A}$ in supplied current .

Г_m Входно стъпало с контрол на динамичната проводимост

При конструкции с понижено захранващо напрежение за рационалното използване на съотношението сигнал/шум на входното стъпало, то ще трябва да се справи с големината на синфазното напрежение в рамките

на ограниченията. Това може да се изпълни при съвместяване на N - и P - канални входни диференциални двойки.

Основен проблем на стъпалата с пълен размах е, че изходните токове се променят като функция на входното симфазно напрежение. За овладяване на сигналите, способни да променят токовете характеристики на стъпалото е създадена комплексна схема, която поема по-ниско или по-високо симфазно напрежение със съответните компенсации, като се използват подобни техники на тези за АВ-контрол на изходното стъпало. Друга особеност е прилагането на схемата за контрол на динамичната проводимост $-g_m$, приспособена да запази токовете на входното стъпало постоянни.

Входно стъпало се състои от транзисторите M_1, M_2, M_3, M_4 (фиг. 1). N - каналната входна двойка M_1-M_2 е способна да достигне до големината на положителното захранващо напрежение. P - двойката M_3-M_4 може да достигне до отрицателната граница, т.е. до отрицателно захранващо напрежение. Входното напрежение на усилвателя е почти равно на захранващото.

(1)
$$V_{sup,min} \cong V_{gsp} + V_{gsn} + 2V_{dsat}$$
,
където V_{gsn} и V_{gsp} са напреженията между гейта и сорса съответно на N - и P -каналния транзистор. V_{dsat} е необходимото напрежение, способно да осигури сорсовия ток. Ако захранващото напрежение е под $V_{захран,min}$ входната двойка престава да оперира в средата на входните синфазни сигнали.

Отрицателна страна на двойно ограниченото входно стъпало е квадратичната зависимост на динамичната проводимост g_m над границата на входното синфазно напрежение. Тази широка промяна на g_m затруднява оптималната честотна компенсация, която изисква постоянна динамична проводимост g_m на канала на входното стъпало. За да се използва постоянна динамична проводимост на канала над границата на входното синфазно напрежение, под и над частта на синфазните входни напрежения се взема предвид, че g_m на един MOS транзистор е обратно пропорционална на квадратния корен на дрейновия ток, т. е. трябва да се удвои частта на проводимостта на актуално активната двойка транзистори.

Контролът на динамичната проводимост на канала g_m е изпълнен посредством ключовете M_5 и M_8 и токовете огледала M_6-M_7 и M_9-M_{10} , всяко от които има коефициент на усилване 3. Принципът на динамичната проводимост на канала g_m най-добре се разбира като се раздели входната област на синфазен сигнал на три дяла:

- Ако приложеното синфазно напрежение е високо \square над $V_{DD}-1V$ само N -каналният вход е опериращ. P -каналният ток ключ M_8 провежда, докато N -каналният M_5 е изключен. P -каналният ток ключ отнема I_{ref2} (протичащ през M_{210}) и захранва токовото огледало M_9-M_{10} , където се умножава с три и се прибавя към I_{ref1} (протичащ през M_{211}), т.е. N -каналната двойка има входен ток, равен на $4I_{ref}$ ($I_{ref1} = I_{ref2} = I_{ref}$).

- Ако приложеното синфазно напрежение е в средата между $V_{ss}+1.3V$ и $V_{DD}-1.3V$, опериращи са P -каналният и N -каналният вход. Двата ключа M_5 и M_8 са отворени и токът на N -каналната и P -каналната входни двойки са равни помежду си на I_{ref1} .

- Аналогични са разсъжденията и за синфазно напрежение до $V_{ss}+1V$.

Може да се пресметне, че за всяка двойка границите на входното синфазно напрежение и динамичната проводимост g_m се дават от

$$(2) \quad g_m = \sqrt{K I_{ref}}; \quad K = \mu_p C_{ox} \left(\frac{W}{L} \right)_p = \mu_n C_{ox} \left(\frac{W}{L} \right)_n,$$

където μ е подвижността на зарядите, C_{ox} е нормализираният капацитет на окиса, W и L са респ. ширината и дължината на транзисторния канал.

От (2) се вижда, че за да бъде g_m постоянна, отношението W/L за P- и N-каналните входни транзистори трябва да отговаря на зависимостта:

$$(3) \quad \frac{\mu_n}{\mu_p} = \frac{\left(\frac{W}{L} \right)_p}{\left(\frac{W}{L} \right)_n}.$$

Вижда се, че динамичната проводимост g_m е почти постоянна като изключим рамките на синфазното входно напрежение, което е между $V_{ss}+1V$ и $V_{ss}+1.3V$ и $V_{DD}-1.3V$ и $V_{DD}-1V$. При синфазно напрежение в посочените граници, където g_m се изменя с около 15%, токовете ключове провеждат задаващите токове на огледалата M_6 - M_7 и M_9 - M_{10} , които се изменят от 0 до $I_{зад}$.

За да се получи максимален CMRR на входното стъпало, промяната на офсета на входните транзистори ще трябва да се разпростре извън рамките на двата ограничителни токови ключа. Това дава възможност този тип входни стъпала да имат относително голям фактор CMRR.

Токовете огледала M_{11} - M_{14} са в каскада заедно с M_{15} - M_{18} и са основната част на схемата, където се добавя усилване след комплементарното входно стъпало, с което те образуват каскодна схема от типа OS – OG.

Изходно стъпало с пълен размах от клас АВ

В основата на изходното стъпало, реализирано чрез M_{25} и M_{26} по схема OS, е активния АВ контрол, реализиран чрез стъпалото M_{19} - M_{20} .

То е разположено между M_{14} - M_{16} , което намалява обратната връзка за напрежението на несиметрия на операционния усилвател и шума в сравнение със стандартния АВ-контрол за сметка на слабо намаляване честотата на единичното усилване.

Неудобство на преместването на АВ-контрола в общата схема е намаляване на подтискането на синфазното напрежение във входното стъпало. При промяна на входното синфазно напрежение се променят и токовете на отделните половинки от входната двойка, с което се изменят и токовете на каскодните стъпала. Резултатът е, че задаващият ток за АВ-контролното стъпало на изходните транзистори намалява устойчивостта на входното напрежение на несиметрия. Този проблем се решава като в общата схема се използват две различни токови огледала M_{11} - M_{14} и M_{15} - M_{18} , които се запазват с един плаващ токов източник, реализиран с M_{27} - M_{28} , които има същата структурна схема като АВ-контрола M_{19} - M_{20} . Големината на тока се определя от транслинейните обратни връзки M_{11} , M_{21} , M_{22} , M_{28} и M_{17} , M_{23} , M_{24} , M_{27} . Огледалата са натоварени от дрейновите токове на M_1 - M_2 и M_3 - M_4 . Те, както

и напрежението между дрейна и сorsa на транзисторите M_{11} и M_{17} , се изменят заедно с входното синфазно напрежение. Гьвкавият токоизсточник се колебае не повече от 7% нормализирано върху пълния размах на входното синфазно напрежение.

Честотна компенсация на усилвателя

Реализиран е компактен операционен усилвател с двустъпална конструкция и два различни типа честотна компенсация. Първият случай използва познатата разделна Милерова компенсация (фиг.1). Единично усилване при наклон 20dB/dec се получава за честота около 25MHz (фиг.2), която за този вид компенсация се определя по:

$$(4) \quad \omega_0 = \frac{g_{m1}}{C_M},$$

където g_{m1} е стръмността на входното стъпало, а C_M е общия Милеров капацитет (реализиран с MOS капацитетите M_{228} и M_{229}). Вторият полюс е изместен на честота:

$$(5) \quad \omega_2 = \frac{g_{m0}}{C_{GS} + C_L + \frac{C_{GS}}{C_M} C_L},$$

където g_{m0} е стръмността на изходното стъпало, C_{GS} е капацитета GS на изходното стъпало (включващ всеки паразитни капацитети в гейтовете), а C_L е капацитета на товара. Фазовата характеристика на усилвателя се дава с:

$$(6) \quad \varphi = \arctan\left(\frac{\omega_2}{\omega_0}\right).$$

Влиянието на нулата в АЧХ и ФЧХ се определя от:

$$(7) \quad \omega_z = \frac{g_{m0}}{C_M} \quad \text{и} \quad \Delta\varphi = -\arctan\left(\frac{\omega_0}{\omega_z}\right).$$

Във втория случай е въведена вложена Милерова компенсация (фиг.1). С това се постига единично усилване 20dB/dec при честота над 40MHz (фиг.2).

Представената схема, чийто симулационни резултати са дадени в табл.1, може да намери приложение като библиотечна клетка за VLSI ICs.

Използвана литература:

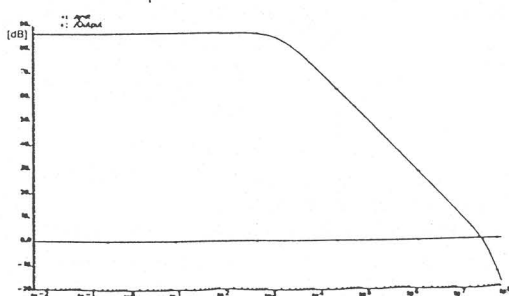
- [1] Mohammed Ismail, Terri Friez
Analog VLSI Signal and Information Processing, Mc Graw-Hill 1994 741pp.
- [2] Ron Hogesvorst, John P. Tero, Ruud G.H. Eschauzier, Johan H.Huijsing
A Compact Power-Efficient 3V CMOS Rail-to-Rail Input/Output Operational Amplifier for VLSI Cell Libraries, IEEE December 1994, JOURNAL OF SOID-STATE CIRCUITS VOL.29, No.12
- [3] Klasas-Jan de Langen, Johan H. Huijsing,
Compact Low-Voltage Power-Efficient Operational Amplifier Cells for VLSI, IEEE October 1998, JOURNAL OF SOID-STATE CIRCUITS, VOL.33, No.10

ПАРАМЕТРИ	ОУ1	ОУ2	
Площ	0.6	0.6	mm ²
Захранващо напрежение	2.5-6	2.5-6	V
Ток в покой, (V _{DD} =3.3V)	230	230	μA
Върхов изходен ток	3	3	mA
Входно симфазно напрежение (V _{захр-високо} от 3 V до 6V) (V _{захр-ниско} от 2.5V до 2.9 V)	V _{SS} -0.4 до V _{DD} +0.5 V _{SS} -0.4 до V _{DD} -1.4	V _{SS} -0.4 до V _{DD} +0.5 V _{SS} -0.4 до V _{DD} -1.4	V
Граници на изходното напрежение	V _{SS} +0.1 до V _{DD} -0.1	V _{SS} +0.1 до V _{DD} -0.2	V
Напрежение на несиметрия	-3.77	-3.77	mV
Шумво напрежение @ 10kHz	22	31	nV/√Hz
CMRR (V _{симфазно} от V _{SS} -0.4V до V _{SS} +1V от V _{SS} +1.3V до V _{DD} -1.3V от V _{DD} -1.3V до V _{DD} +0.5V) (V _{симфазно} от V _{SS} +1V до V _{SS} +1.3V от V _{DD} -1.3V до V _{DD} -1V)	70 48	70 48	dB
Усилване без обратна връзка	85	86.57	dB
Максимална честота на усилване	25	40	MHz
Граници на фазовите изкривявания	<66	<53	°
Скорост на нарастване (V _{симфазно} от V _{SS} +1.3V до V _{DD} -1.3V) (V _{симфазно} от V _{SS} -0.4V до V _{SS} +1V от V _{DD} -1V до V _{DD} +0.5V)	10 20	15 30	V/μs
Време за установяване до(1%)от Заданието, V _{стъпка} =1V	440	275	ns
Време за установяване до(1%)от Заданието, V _{стъпка} =100mV	220	180	ns

Табл.1

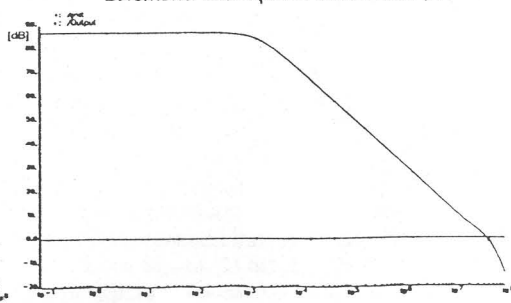
АМПЛИТУДО-ЧЕСТОТНИ ХАРАКТЕРИСТИКИ

Милерова компенсация



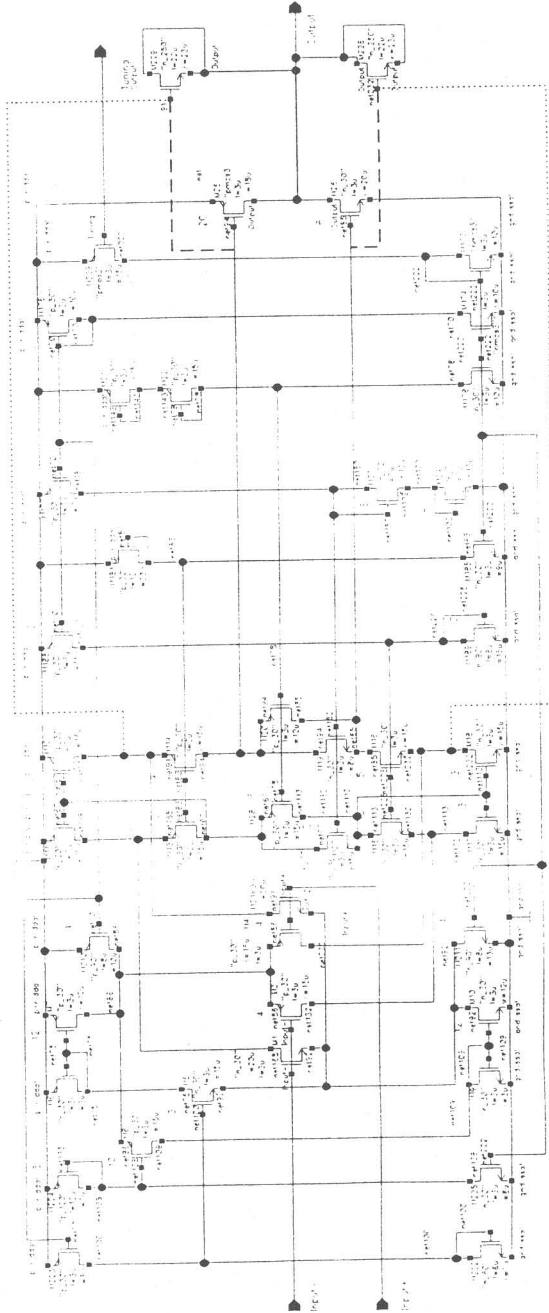
Фиг.1

Вложена Милерова компенсация



Фиг.2

ЕЛЕКТРИЧЕСКА СХЕМА НА ОПЕРАЦИОНЕН УСИЛВАТЕЛ



ЛЕГЕНДА:

- Милерова компенсация
- ... Вложена Милерова компенсация