

ПРОБЛЕМИ НА ПРОЕКТИРАНЕТО НА ETHERNET ПРЕВКЛЮЧВАТЕЛИ

Ст.ас. инж. Росен Стефанов Радков, доц. д-р инж. Петър Цветанов Антонов
Технически Университет – Варна

Annotation

In the report we consider methodological problems of the Ethernet switches with unspecified number input/output ports. Methods based describing of the process of functioning of the switch through the multiphase system for queuing theory and they evaluate performance necessary size of memory buffers and possibilities for Ethernet frames loss.

Последните години се характеризират със стабилни тенденции на увеличаване, както на пазара на Ethernet платформите за локални компютърни мрежи, така и на изискванията към ефективността на тяхното функциониране. За редица практически приложения се оказва достатъчна Ethernet конфигурация с един сегмент или разширена конфигурация с повторители, но в повечето случаи се налага разбиване на мрежата на няколко сегмента с използване на мостове или превключватели на кадри, наричани за краткост превключватели или комутатори. В настоящият момент превключвателите са основни устройства за изграждане на високопроизводителни Ethernet мрежи. Те се отличават с голямо архитектурно разнообразие, патентни защиты и сравнително високи цени.

В доклада се разглеждат методически проблеми на проектирането на Ethernet комутатори за конкретни цели. Имайки в предвид сложността на тези устройства, на етапа на проектиране е целесъобразно първоначално да се разработи блокова схема на апаратната част и съответното програмно осигуряване, след което с помощта на аналитичен и/или имитационен модел да се анализират вероятностно-времевите характеристики на функциониране и да се конкретизира необходимия обем на буферната памет и скоростта на работа на процесора.

Превключвателите са устройства, които притежават голям брой входно-изходни портове и извършват бързо ретранслиране на кадрите от един порт към друг. Основните им характеристики са [1]:

- Брой входно-изходни портове – преобладават превключвателите с 6, 12 и 16 порта, а вече придобиват разпространение и 24 портовите;
- Максимална скорост на ретранслация – характеризира се чрез максималното количество кадри, които могат да се ретранслират от един порт към друг за единица време, например за 1 секунда.
- Съвкупна скорост на ретранслация - определя се чрез максималното количество кадри, които могат да се ретранслират през всичките портове на превключвателя за единица време.

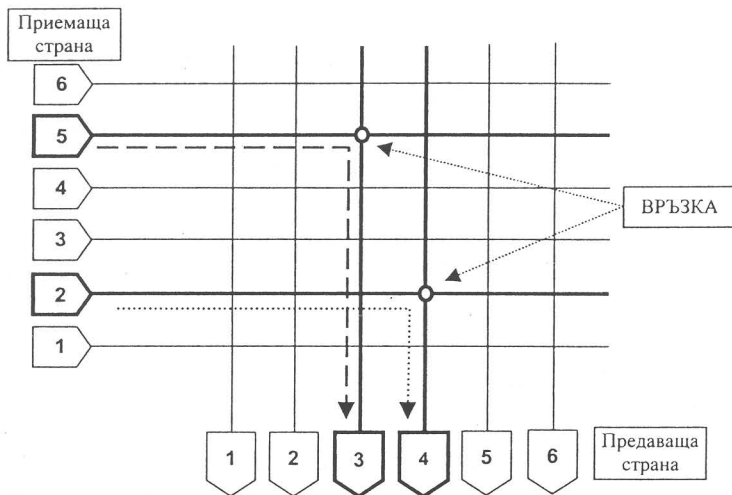
Превключвателите се отличават с не много по-висока от тази на мостовете максималната скорост на ретранслация, но съвкупната скорост на ретранслация е на порядък по-висока, особено при съпоставяне на многопортови устройства. По-високото общо бързодействие се определя от различния начин на обслужване на отделните портове и подходящата елементна база за изграждане на превключвателите.

Тяхната вътрешна архитектура се отличава съществено архитектурата на мостовете. Превключвателите могат да обработват много кадри едновременно и извършват паралелна ретранслация по всички свои портове.

Голямото бързодействие и ниската цена на превключвателите не е вследствие от използването на бързи процесори, а на усъвършенстването на микроелектронните технологии и изграждането на специализирани схеми ASIC(Application-Specific Integrated Circuit).

Подобно на мостовете превключвателите се отнасят към устройствата работещи с каналния слой от OSI модела. Всеки порт на превключвателя притежава приемаща и предаваща страна. Всяка приемаща страна от порт може да се свърже логически с коя да е или с няколко предаващи страни от останалите портове и обратно. На фиг. 1. е

представена примерна логическата схема на връзки в шестпортов превключвател.



Фиг. 1 Логическа схема на превключвателя

В случая е показано предаване на пристигнали кадри от втори и пети порт от приемащата страна и едновременното им предаване към предаващите страни на четвърти и трети порт.

При изграждането на всеки превключвател е необходимо да се решат следните основни проблеми:

1. Осигуряване на бърза превключваща матрица.
2. Разрешаване на проблема с препълването на вътрешните буфери.

Решението на първият проблем се свежда до подбор на правилен алгоритъм за превключване. В почти всички съвременни превключватели като алгоритъм за превключване е заложен Interim Cut-Trough. При него кадрите, които са по-къси от 512 бита (64 байта) се отхвърлят (не се предават). За постигането на това, превключвателят разполага първите

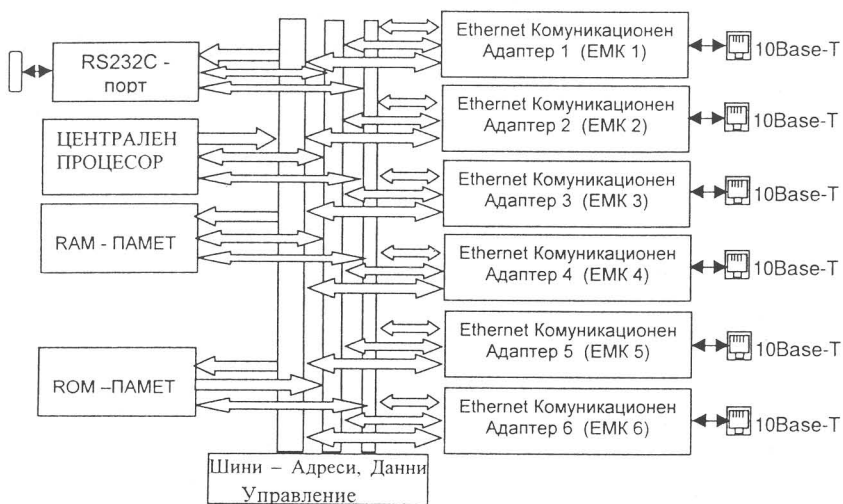
512 бита във FIFO буфер. Ако кадърът се окаже с по-малка дължина от 512бита, то той се отхвърля. Повечето от дефектните кадри се явяват именно такива, тъй като те са резултат от конфликти. И от тук недостатъкът на този алгоритъм е, че задържа кадъра, а времето за ретранслация се явява по-голямо от времето необходимо за предаването на 512 бита. В началото на появата на превключвателите това се считало за сериозна времезадръжка, но последните изследвания доказват, че подобна времезадръжка не внася голямо забавяне, тъй като за сметка на това намалява значително броя препредавани дефектни кадри и поразждането на конфликти. Като недостатък се явява само препредаването на кадрите, които са по-големи от 512байта, но са дефектни (например, контролната им сума не е вярна).

Вторият проблем се решава с целесъобразен избор на размера на буферната памет, честотата на процесора и правилно управление на буферите от паметта.

Като пример за апробация на предлагания методически подход беше създаден проект на шест портов Ethernet превключвател със следните заложиени изисквания:

- Да поддържа шест двупосочни порта 10Base-T;
- Да работи като прозрачно устройство, т.е. да не внася промени в предаваната информация и да не се нуждае от специални настройки за работа;
- Автоматично да поддържа таблици с адресите на включените към всеки порт работни станции, като периодично ги обновява;
- Да изпраща кадрите broadcast до всички портове;
- Да буферира кадрите, които не може да изпрати в момента към целевия порт, поради негова заетост;
- Да не пропуска кадрите, които са по-къси от минималната дължина на кадър – 64байта, и да използва алгоритъма "Interim Cut Through";
- Да поддържа RS232C порт за връзка на превключвателя с терминал за наблюдение и анализ.

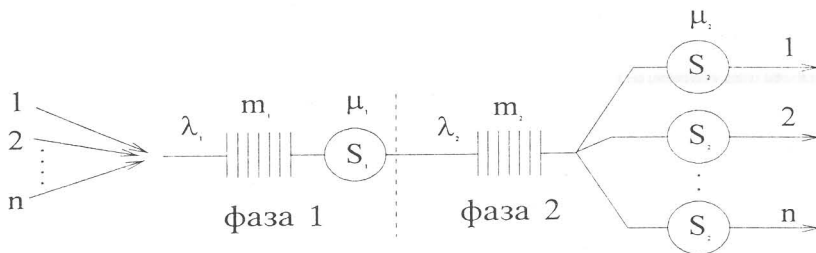
Блоквата схема на разработения в съответствие с горните изисквания преключвател е показана на фиг. 2.



Фиг. 2. Блокова схема на апаратната част на шест портов

За по-нататъшно изследване и анализ на характеристиките на преключвателя на етапа на проектиране е необходим математически модел, описващ достатъчно адекватно процеса на неговото функциониране. Поради случайния характер на входните потоци от кадри, както и на времето за тяхната ретранслация, изграждането на такъв модел е целесъобразно да се направи с помощта на теорията на масовото обслужване.

Схемата на предлагания модел на преключвателя е представена на фиг. 3, където n е брой на портовете, а λ_1 - сумарна интензивност на постъпване на кадрите в приемащите страни на портовете.



Фиг. 3

В модела са обособени две относително самостоятелни фази, като първата фаза представлява едноканална система с очакване, за обслужване на сумарен поасонов поток с интензивност λ_1 и ограничен размер на опашката до m_1 кадъра, а втората фаза – многоканална система за масово обслужване с ограничение на размерността на опашката до m_2 кадъра. Физически, двете опашки се реализират в буферната памет на превключвателя с общ обем от $M = (m_1 + m_2)$ кадъра. Обслужващият прибор на първата фаза S_1 работи с интензивност на обслужване μ_1 , а обслужващите прибори на втората фаза – с интензивност μ_2 [кадъра/сек].

Нека: P_0 - вероятност за загуба на кадри, поради претоварване на превключвателя, P_i - вероятност за загуба на кадри на i -та фаза, t_i - средно време за пребиваване на кадрите в i -та фаза и ν - пропускателна способност на превключвателя. Тогава

$$P_0 = 1 - (1 - p_1)(1 - p_2) \cong p_1 + p_2 \quad (1)$$

$$V = 1 / (t_1 + t_2) \quad (2)$$

Показателите t_i и p_i за първата и втората фази на обслужване могат да се запишат по следния начин [2]:

$$t_i = \frac{1 - \rho_i^{m_i+1}[(1 - \rho_i)(m_i + 1) + 1]}{\mu_1(1 - \rho_i^{m_i+2})(1 - \rho_i)} \quad (3)$$

$$p_i = \rho_i^{m_i+1}(1 - \rho_i) / (1 - \rho_i^{m_i+2}), \quad (4)$$

където ρ_i е натоварването на обслужващите прибори на i -та фаза, а $\rho_1 = \lambda_1 / \mu_1$, $\rho_2 = \lambda_2 / n\mu_2$ и $\lambda_2 = \lambda_1(1 - p_1)$.

Стойностите на интензивностите на обслужване μ_1 и μ_2 могат да се определят на базата на анализ на работата на превключвателя от блок-схемата на фиг. 2. По-нататък следва да се изследват измененията на P_0 и , в зависимост от λ_1 , m_1 и m_2 . Такова изследване трябва да се проведе и за други стойности на μ_1 и μ_2 , след което да се изберат целесъобразните размери на буферите и скоростта на процесора.

ЛИТЕРАТУРА

1. Куин, Л., Р. Рассел. Fast Ethernet. – К.: Издателская группа BHV, 1998.
2. Саати, Т. Элементы теории массового обслуживания и ее приложения. – М.: Сов. Радио, 1971.
3. Motorola MC68360 Quad Integrated Communications Controller (users manual)