

ТЕСТОВИ СТРУКТУРИ ЗА ОПРЕДЕЛЕЯНЕ НА SPICE ПАРАМЕТРИ НА ТЕХНОЛОГИЯ CMOS

н.с. I ст. Николай Петров Георгиев, инж. Надежда Кирилова Шулева,
Технически университет - София, България

н.с. I ст. Петранка Иванова Николова

Институт по управление и системни изследвания, БАН, София,
България

ABSTRACT

A library of test structures has been created for the extraction of CMOS SPICE parameters. A standard 3 um n-well process with a single-layer metallization has been chosen as a reference for its typical device dimensions, dopant concentrations, layer thicknesses, and surface state and oxide charge densities. ACAD system has been used for the design of the test structure layout. The library offers the following advantages:

- reduced time for test chip design;
- elimination of the possibility of design errors and omission of necessary test structures;
- few corrections needed in order to adapt the library to another CMOS process;
- opportunity for extending the library by the addition of new test structures aimed at improved accuracy or at other types of technology (BiCMOS, bipolar, etc.).

I. УВОД

За правилното проектиране на интегрални схеми е необходима симулация с помощта на програма SPICE. Следователно е от първостепенна важност определянето на моделните SPICE параметри с добра точност.

Създадена е библиотека от тестови структури, предназначени за определяне на SPICE параметрите на технология CMOS. Като източник на данни, необходими при разработване на библиотеката, е избрана стандартна 3-микронна технология с п-джоб и едно ниво на метализацията. Основание за този избор са типичните стойности на размерите на приборите, концентрациите на легиращите примеси, дебелините и електрофизичните параметри на слоевете, плътностите на повърхностните състояния и окисния заряд. При проектиране на тестовите структури е използвана CAD система.

II. ОПИСАНИЕ НА ТЕСТОВИТЕ СТРУКТУРИ

В библиотеката са включени следните видове структури:

- активни транзистори;
- MOS кондензатори с гейтов окис;
- P - N преходи, предназначени за измерване на капацитет;
- тестови структури за определяне на листово съпротивление и ефективна ширина на проводящи шини;
- тестови структури за определяне на контактно съпротивление.

1. АКТИВНИ ПРИБОРИ

Проектирана е група от 17 активни MOS-транзистори с дължина на канала от 3 до 50 μm и ширина на канала от 4 до 50 μm (Фиг.1). Групата е дублирана (в подложка и в джоб), за да се осигури възможност за определяне на параметрите на двата вида прибори (р-канални и н-канални).

2. MOS - КОНДЕНЗATORИ

Проектиран е MOS-кондензатор с гейтов окис. Гейтът има площ 20000 μm^2 . Тази площ е достатъчна, за да осигури вярно измерване на високочестотния капацитет дори при инверсия или дълбоко обеднение. Кондензаторът е дублиран (в подложка и в джоб), за да се осигури възможност за C - V измервания в подложката и в джоба. Влиянието на високото листово съпротивление на джоба върху измеренияния капацитет е предотвратено чрез правилен избор на линейните размери на кондензатора [1].

3. P-N ПРЕХОДИ ЗА ИЗМЕРВАНЕ НА КАПАЦИТЕТ

Проектирани са две гребеновидни дифузационни области (Фиг.2), едната от които има периметър 4236 μm и площ 167305 μm^2 . Втората е с периметър 13640 μm и площ 74899 μm^2 . Избраните площи и периметри позволяват разграничаване и вярно измерване на дънен и периферен капацитет на сорсови и дрейнови преходи, [2]. Двойката дифузационни области е дублирана (в подложка и в джоб), за да се осигури възможност за определяне на дънния и на периферния капацитет на двата вида сорсови и дрейнови преходи.

4. ТЕСТОВИ СТРУКТУРИ ЗА ОПРЕДЕЛЯНЕ НА ЛИСТОВИ СЪПРОТИВЛЕНИЯ И ЕФЕКТИВНИ ШИРИНИ НА ПРОВОДЯЩИ ШИНЫ

Проектирана е група от тестови структури, предназначени за определяне на листови съпротивления и ефективни ширини на проводящи шини, [3], включваща n⁺- и p⁺- области, полисилициеви и джобни шини (Фиг.3).

5. ТЕСТОВИ СТРУКТУРИ ЗА ОПРЕДЕЛЯНЕ НА КОНТАКТНО СЪПРОТИВЛЕНИЕ

Проектирана е група от структури на Kelvin, [4], Фиг.4, предназначени за определяне на контактно съпротивление. Размерът на контактите съответства на правилата за проектиране при 3-микронна технология. Групата се състои от тестови структури за измерване на съпротивлението на контакти метал/ n^+ , метал/ p^+ и метал/полисилиций.

III. ЗАКЛЮЧЕНИЕ

Библиотеката от тестови структури съдържа топологията на активни транзистори, необходими за директно определяне на приборни параметри и топология на други видове тестови структури, предназначени за определяне на параметри, обусловени от свойствата на слоеве и гранични повърхности в CMOS ИС. Съхраняването в готов вид на топологията на тестови структури в системата за проектиране дава следните предимства:

- съкращава се времето за проектиране на тестови чипове;
- избягват се грешките при проектиране на тестовите структури и възможността за пропускане на необходими структури;
- необходими са минимален брой корекции за приспособяване на библиотеката към друг конкретен вариант на технология CMOS;
- съществува възможност за допълване с нови видове структури, позволяващи по-точно определяне на моделни параметри или предназначени за друга технология (BiCMOS, биполярна и др.);
- библиотеката като цяло или отделни структури от нея могат да бъдат използвани за обучение на специалисти по проектиране на тестови структури и чипове.

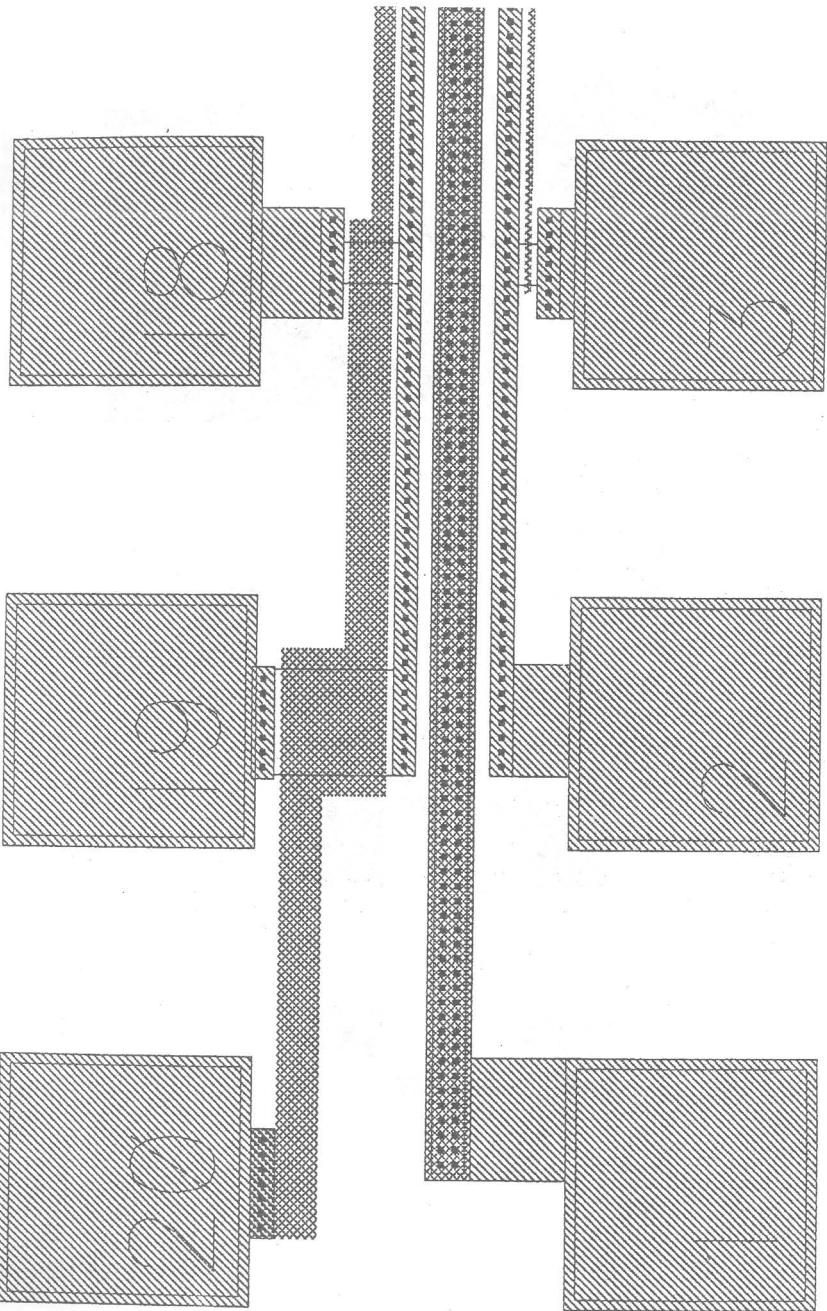
IV. ИЗПОЛЗВАНА ЛИТЕРАТУРА

1. Н. Георгиев, П. Николова, И. Димитров, Сб. Международной научно - технической конференции „Микроэлектроника '86“, секция 1, стр. 20, Пловдив, Болгария, 1986

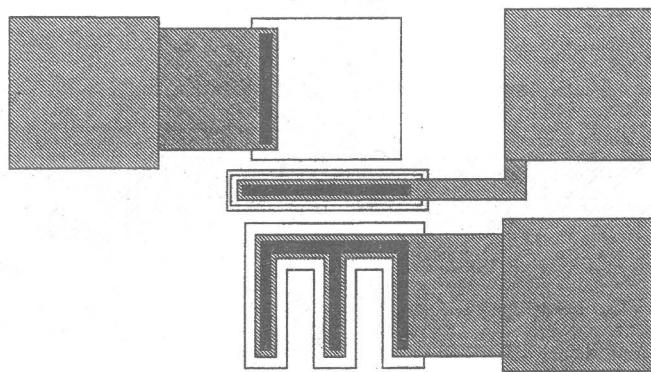
2. M. Kump and Dutton, „Two - Dimensional Process and Device Modeling for MOS VLSI Circuits“, Martinus Nijhof Publishing House, The Hague, 1983, pp. 304 - 342

3. B. M. Andrews, The Bell Syst. Tech. Journ., vol. 62, No.4, 1983, p. 1107

4. S. S. Proctor, L. W. Linholm, IEEE El. Dev. Lett., vol. EDL - 3, 1982, pp. 294 - 296

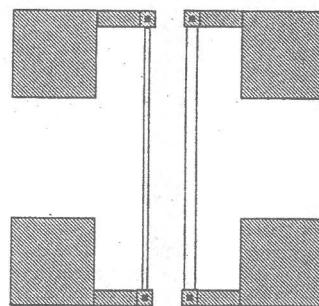


ФИГ.1



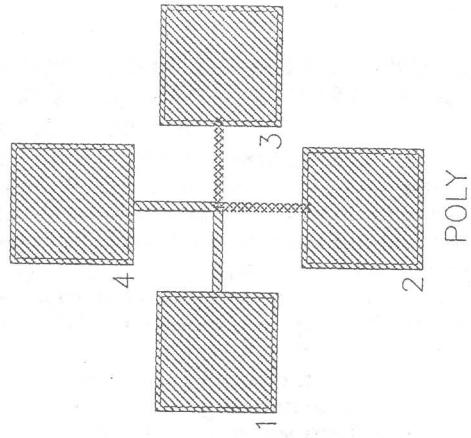
активна област	P+диффузия	контакт	метал

фиг. 2



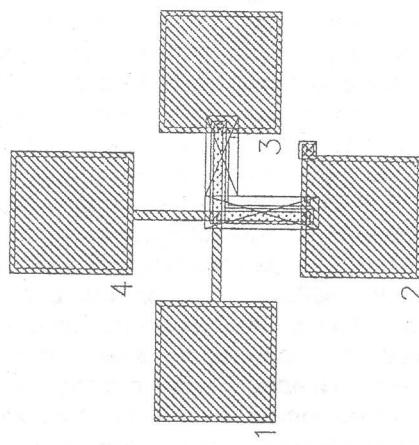
фиг. 3

R-CONT



φur. 4

P+



N+

