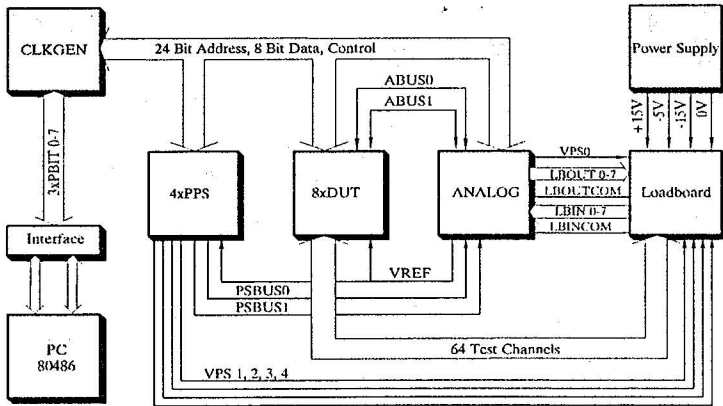


АНАЛОГОВ БЛОК КЪМ ТЕСТЕР ЗА ИНТЕГРАЛНИ СХЕМИ

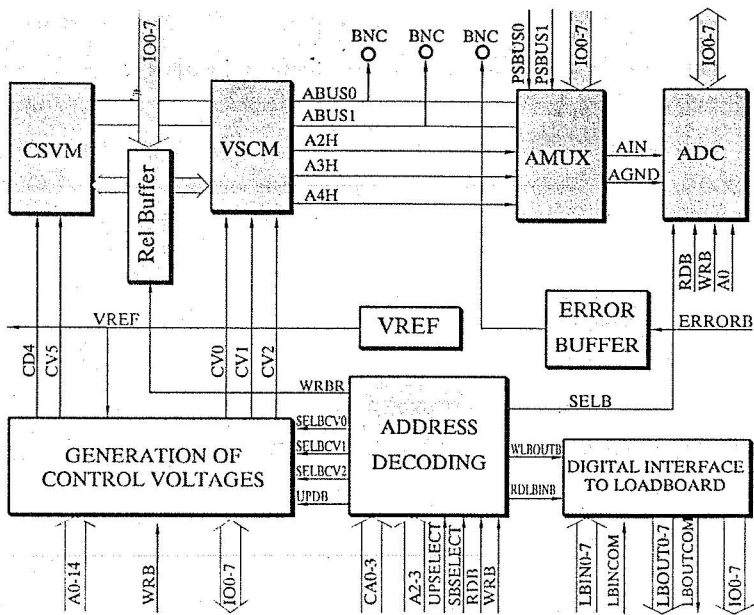
кпн. инж. Тогор Савов - ТУ София

При производството на ИС се налагат много на брой и разнообразни на вид измервания. За автоматизация на процесите на измерване, контрол и настройка се използват бързи и прецизни универсални тестери, управлявани от компютри. Разглежданият тестер има възможност за задаване и измерване на цифрови и аналогови величини по 64 канала и е описан в [1].



Основен блок определящ точността на параметричните тестове, е аналоговият блок. Той се състои от адресен декодер, генератор на управляващи напрежения, източници на напрежения с измерване на ток, източници на ток с измерване на напрежение, аналогови мултиплексори, 14-битов АЦП, цифров интерфейс за Loadboard и генератор на опорно напрежение (Фиг. 2.).

ADDRESS DECODING - адресен декодер за вътрешна адресация на картата ANALOG. Декодерът се избира чрез шините CA0-3 (Card Address). Сигналят SBSELECT заедно с A2 и A3 задават адресирането на ЦАП-овете на генератора на управляващи напрежения, разрешават изпращането и приемането на данни от DIGITAL INTERFACE TO LOADBOARD, разрешава буфера на релетата на VSCM и CSVM - Rel Buffer.



Фиг. 2. Блокова схема на аналоговата платка

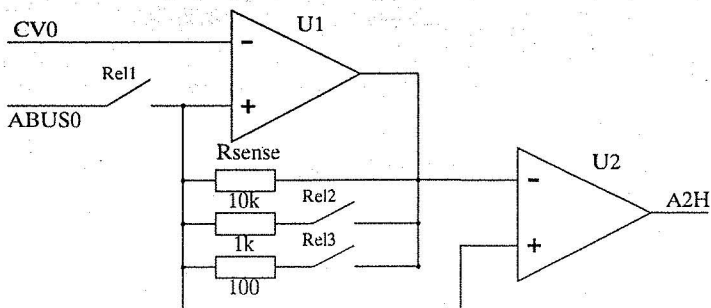
GENERATION OF CONTROL VOLTAGES - генератор на управляващи напрежения. Състои се от пет 12-битови ЦАП. Три от тях задават управляващи напрежения за VSCM чрез CV0-2. Другите два ЦАП задават управляващи напрежения за CSVM. Опорното напрежение 10.000 V се подава от VREF.

VSCM (Voltage Source - Current Measurement) - генератор на напрежение с измерване на ток. На Фиг. 3. е показано устройството на блока от VSCM.

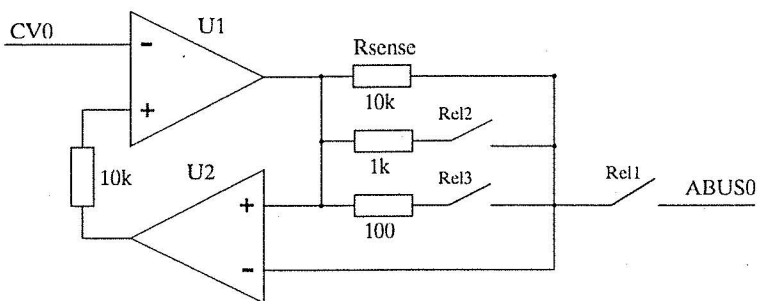
Принципът на действие на схемата е следният:

При включено реле Rel1 на ABUS0 се поддържа управляващото напрежение CV0 чрез U1 (AD707). Протичащият ток се преобразува в напрежение от прецизният резистор Rsense, усилва се от операционния усилвател U2 (AD621) и се подава към AMUX по A2H. Обхватът на измерване се променя, чрез свързване на различни Rsense.

CSVM (Current Source - Voltage Measurement) - генератор на ток с измерване на напрежение. На Фиг. 2. 4 е показано устройството на блока от CSVM.



Фиг. 3 Генератор на напрежение с измерване на ток



Фиг. 4. Схема на генератор на ток

Принципът на действие схемата е следният:

На положителния вход на U1 (AD707) се подава управляващото напрежение CV4, пропорционално на тока. Напрежението на изхода му ще предизвика протичане на ток през Rsense към товара, свързан към ABUS0, когато релето Rel1 е затворено. Напрежителният пад върху Rsense се подава през U2 (AD620) към отрицателния вход на U1. Генерираният ток $I_{source} = CV4/R_{sense}$. Обхватът на задаване на тока се променя, чрез свързване на различни Rsense. Това се осъществява от релетата Rel2 и Rel3.

Rel Buffer - буфер, който управлява релетата на VSCM и CSVM.

AMUX представлява два 8-битови аналогови мултиплексора, чрез които към диференциалния вход на инструментален усилвател се подават каналите ABUS0-1, A2H-4H и PSBUS0-1. Обикновено през ед-

ния мултиплексор се подава аналоговата земя - AGND, а през другия - ABUS0-1, при измерване на напрежение или А2Н-4Н, при измерване на ток. Съществува възможност на инструменталния усилвател да се подават два произволни канала, с цел да се измери потенциалната разлика помежду им.

ADC - 14-битов аналого-цифров преобразувател. След подаване на сигнал старт (WRB) преобразува аналоговия сигнал AIN от инструменталния усилвател на AMUX в цифрова информация, която се подава на шината за данни IO0-7, при активни SELB и се прочита на два байта (RDB, HBE).

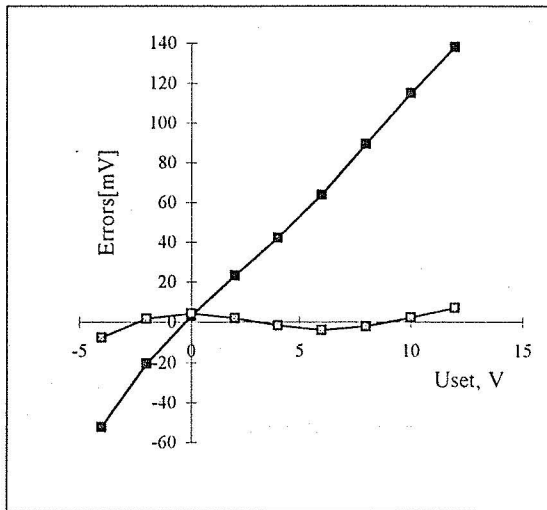
DIGITAL INTERFACE TO LOADBOARD - цифров интерфейс за Loadboard. Съдържа 8 входни канала - LBIN0-7 и 8 изходни - LBOUT0-7. Изходното логическо ниво може да се задава чрез подаване на определено напрежение на общия канал LBOUTCOM. Праговото напрежение може да се задава чрез подаване на напрежение на общия канал LBINCOM. Данните от входовете LBIN0-7 се пропускат към шината за данни IO0-7 през буфер, управляван от RDLINB.

VREF - генератор на опорно напрежение за блока GENERATION OF CONTROL VOLTAGES. VREF подава опорно напрежение и на DUT и PPS картите. Стойността на опорното напрежение може да се настрои чрез потенциометър, изведен на предния панел на тестера.

ERROR BUFER - служи за извеждане на сигнала ERRORB от DUT картите на BNC куплунг на предния панел на тестера. С BNC куплунги през релета са изведени и каналите ABUS0-1.

Точността на задаване на ток и напрежение от аналоговият блок се определя от 12-битовите ЦАП AD7537 - ± 5 mV, а точността на измерване от АЦП AD679 - ± 1.8 mV. Всички резистори в задаващите и измерващите вериги са с точност 0.1% и ТКР < 10 ppm. Грешките от разлики в усилването и отклонения от нулата (Gain и Offset) се намаляват силно чрез калибрационна процедура. Първо чрез прецизен външен уред (Philips PM2525) се калибрират двата обхвата на измервателната част - мултиплексори, ОУ, делители, АЦП. Следва калибриране на всички задаващи вериги - ЦАП, ОУ, делители, генератори на ток и напрежение. Получените Offset и Gain за всеки блок (7 за аналоговата карта, 53 за целия тестер) се запомнят в калибрационен файл и се използват при всяко задаване и измерване.

VPS0 Uout calibration					
Measured, V			Errors, mV		
Uforced	before	after	Uset	before	after
-4	-3.9476	-3.9922	-4	-52.4	-7.8
-2	-1.97945	-2.0016	-2	-20.55	1.6
0	-0.00318	-0.00417	0	3.18	4.17
2	1.97685	1.9981	2	23.15	1.9
4	3.958	4.0017	4	42	-1.7
6	5.93645	6.0041	6	63.55	-4.1
8	7.9107	8.0021	8	89.3	-2.1
10	9.88505	9.9979	10	114.95	2.1
12	11.862	11.993	12	138	7



Фиг.5. Грешка на изходното напрежение преди и след калибрация

При проектиране на платката особено внимание е обърнато на разделянето на цифровата и аналоговата маса, на захранващите напрежения и на аналоговите магистралаи и еталонното напрежение. На предния панел през релета са изведени двете аналогови магистралаи, еталонното напрежение и сигнала "Error" с цел калибрация и синхронизация на тестера или на външен осцилоскоп с честотата на цифровия тест. Платката е реализирана с размери 233x160 mm и заедно с другите модули (общо 11 двойни и 5 единични евро карти) се съгласява в стандартна касета. Захранващите напрежения за тестера се осигуряват от три импулсни захранвания (-5V и +/- 15V). Отделен блок осигурява тези напрежения и за платката с измърваната схема (Loadboard).

Описаният тестер се произвежда в десетки бройки и се използва за производствен контрол на пластини, на мултичипни платки (COB - chip on board) и на копирани схеми. Отделните блокове подлежат на модернизация с цел повишаване на надеждността и функционалните възможности на тестера.

Литература:

1. Савов.Т. "Универсален тестер за контрол на интегрални схеми", III Конф. Електронна техника, Созопол, 1994
- 2."Design-in Reference Manual, ANALOG DEVICES, 1994

ANALOG BOARD FOR IC TESTER

Dr.Ing.Todor Savov - TU Sofia

An analog board block diagram for the IC tester is presented. The board provides two analog busses through out the tester and one analog bus directly to the device under test. It includes 3 precise voltage sources from -5V to +12V with 3 range current measurement (100uA, 1mA, 25mA). 2 more 3 range current sources (100uA, 1mA, 25mA) with voltage measurement are available. The voltage and current levels are controlled by 12-bit DACs (AD7537).

An 8 differential inputs voltmeter on the basis of the 14-bit ADC (AD679) is realised on the board.

8 digital inputs and 8 digital outputs complete the analog modul functions.

A calibration method of the separate analog blocks is suggested. The accuracy in the range of -5V to +12V as high as 2.5mV at controlling and 1.8mV at measuring is achieved after calibration.

Different parameter tests of the IC (contact test, consumption, leakages, in/output levels etc.) are accomplished through the analog module.