

# ПРОЕКТИРАНЕ НА МОЩЕН VDMOS ТРАНЗИСТОР

Тодор А. Тодоров, проф. Тихомир Б. Таков, доц. Павлик Р. Рахнев

Мощните MOS транзистори имат следните предимства пред биполярните: по-добри честотни свойства, липсва вторичен пробив, температурна стабилност, дължаща се на отрицателния температурен коефициент на проводимостта на канала, силно опростено управление заради много високото входно съпротивление, по-висока работна температура; тези и производни на тях предимства все повече в последните години разширяват тяхното приложение в редица области, в които до момента бях използвани мощни биполярни транзистори.

Разработени са различни технологични схеми за производство на мощни MOS транзистори - DMOS, VMOS, DMOS, SITMOS, VUMOS, VDMOS.

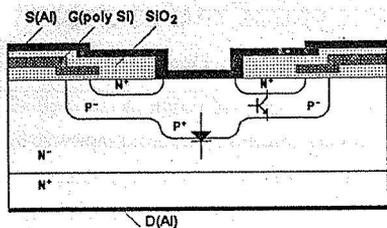
Предимството на VDMOS структурата е много позната технологична схема - на практика стандартна планарно-епитаксиална технология, при която се правят три дифузии една в друга.

Целта на настоящата работа е да се проектира мощен VDMOS транзистор със следните основни параметри:

Тип на канала	-	N
Напрежение дрейн-сорс, $U_{ds}$	-	500 V
Постоянен ток на дрейна, $I_D$	-	4,8 A
Съпротивление дрейн-сорс в отпушено състояние, $R_{DS(on)}$	-	1,4 $\Omega$
Разсейвана мощност на дрейна, $P_D$	-	78 W
Прагово напрежение, $U_{TH}$	-	$2 \pm 4$ V

## 1. Конструктивно проектиране

Приборът е изработен от правоъгълни елементарни клетки. Елементарната клетка се състои от една централна  $p^+$  област,  $p^+$  подложка,  $n^+$  област на сорса (Фигура 1). Сорсът и подложката са дадени на късо от алуминиевата метализация на сорса. Това се прави с цел да се премахне влиянието на паразитния NPN транзистор с база-подложката, емитер-дрейна и колектор-сорса. При импулсни режими на работа ако подложката не е свързана никъде т. е. има плаващ потенциал е възможно да се създаде напрежителен пад в нея, което се улеснява от факта, че тя е сравнително високоомна. Тогава ще се отпуси паразитният транзистор. Това неминуемо ще доведе до шунтиране на основния транзистор, което е нежелателно. Така обаче, чрез късото сорс-подложка този транзистор се ликвидира като остава да влияе само един обратно свързан диод, който се нарича инверсен диод и има определени полезни свойства.



Фигура 1

За увеличаване на пробивното напрежение на структурата централната  $p^+$  област се свързва с  $p^+$  областите на другите елементарни клетки чрез  $p^+$  области, ориентирани под ъгъл  $45^\circ$  спрямо осите на клетката. По този начин в областите към ъглите на клетката се анулира канала, а също и сферичните участъци на областта на подложката. Известно е, че най-високо пробивно напрежение

има плоският преход, по-ниско - цилиндричния, а най-ниско сферичния. Така образуваната  $p^+$  мрежа между отделните клетки премахва сферичните участъци в ъглите и увеличава пробивното напрежение. Това става за сметка на стръмността на елементарната клетка и естествено на целия прибор, тъй като се унищожават част от канала. Така за да запазим нужната ни стръмност трябва да увеличим малко размера на елементарната клетка, което ще доведе до увеличаване и размера на прибора.

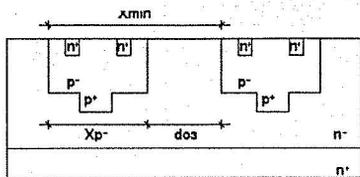
Цялата структура е заградена от една широка  $p^+$  област, която се прави с цел да се увеличи радиуса на закръгление на ъгъла, тъй като от него също зависи пробивното напрежение. Така в ъглите на структурата, където напрегнатостта на полето е най-голяма, са оформени  $p^+$  области с големи хоризонтални и вертикални радиуси на закръгление.

За намаляване на съпротивлението на полисилициевият гейт, освен че се легира с примеси, той се свързва с една метална шина, която обикаля цялата структура и се съединява с площадката на гейтовия електрод.

За увеличаване на пробивното напрежение при високоволтови прибори се обръща особено внимание на ръба на чипа, където силовите линии са доста на гъсто. Защитата на този ръб може да се направи с помощта на области, които да поляризират повърхността и да избутат силовите линии на вътре и така да ги разреждат. За този тип транзистор съм избрал вариант с метални пръстени, осъществяващи Шотки контакт с областта на дрейна. Получената обеднена зона под всеки пръстен изтласква и разрежда силовите линии на електрическото поле, което увеличава пробивното напрежение с около  $50-70\text{ V}$ . Конструкцията с метални пръстени има някои предимства пред класическата защита на ръба с дифузионни  $p^+$  области. - първо - по-малката чувствителност от повърхностен заряд и второ - по-малката им зависимост от точността на технологичния процес.

## 2. Топологично проектиране

Дебелината на епитаксиалният слой зависи от пробивното напрежение, в случая епитаксията се получава с дебелина  $60\mu\text{m}$ . На Фигура 2 е начертано опростеното разположение

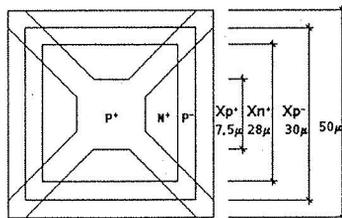


Фигура 2

та зона  $d_{ox}$ , което е  $40\mu m$ , коригирана нагоре заради свиването ѝ при повърхностния слой с  $\Delta x_p$ , т. е.  $x_{p-} = x_{min} - d_{ox} + \Delta x_p = 60 - 40 + 10 = 30\mu m$ .

Размерът  $x_{p+}$  е равен на минималния размер на за разрешаващата способност на фотолитографията и е  $7,5\mu m$ .

Очакваме дължина на канала около 10 - 15 см, затова избираме ширина равна на  $1\mu m$ , за да се получи добра стръмност. Тогава за размера  $x_{p+}$  можем да заключим, че ще бъде



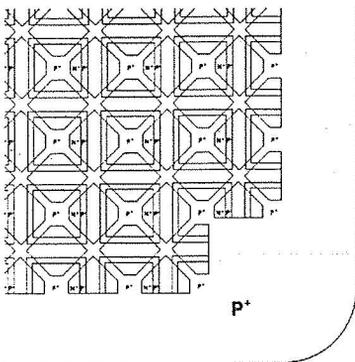
Фигура 3

ста, която искаме да получим - 2,5S. Тази стръмност се постига при насищане на скоростта на основните токоносители в канала. Общият брой на клетките Z може да се представи по следния начин:

$$Z = \frac{g_m}{C_{ox} \cdot V_s}$$

От тук получаваме за  $Z = 10,86\text{ cm}$ , но общата дължина е сбор от дължините на всички клетки. В елементарната клетка има една  $p^+$  свързваща област, която унищожава част от канала на клетката. Като се вземе в предвид това, за една клетка се получава дължина на канала  $78\mu m$ . Общият брой на клетките ще бъде

$$\text{де } n = \frac{Z}{z_i} = \frac{10,86\text{ cm}}{78\mu m} = 1392\text{ клетки.}$$



Фигура 4

на две елементарни клетки от структурата. От получената стойност за  $d_{epi}$  получаваме и разстоянията  $x_{p+}$  и  $x_{min}$ .

За получаване на максимална ширина на канала на клетката  $z$ , избираме разстоянието между каналите на съседните клетки да бъде възможно най-малко. Това разстояние зависи от ширината на обеднената

28  $\mu m$ . Размерите на клетката са показани на Фигура 3.

Част от клетките нямат пълна вължина на канала заради оградящата област. Това са клетките по ръба и ъглите на структурата. Един ъгъл на чипа е показан на Фигура 4 и там могат да се видят клетките с редуцирана дължина на канал.

Общият брой на клетките зависи от максималния ток, който искаме да пропуска структурата и от стръмността, която искаме да получим - 2,5S. Тази стръмност се постига при насищане на скоростта на основните токоносители в канала. Общият брой на клетките Z може да се представи по следния начин:

Като се вземе в предвид, че част от клетките няма изобщо да се правят заради контактните площадки и тези с редуцираните канали избираме структурата да има 47x47 клетки. От тях: 600 клетки за контактни площадки не се правят също и 8 ъглови клетки; 8 клетки имат канал само от двете страни; 236 клетки по ръба имат канал от трите си страни. При клетките с канал от двете страни се губят общо 936 $\mu\text{m}$ , при тези с канал от трите страни - 9204 $\mu\text{m}$ , а липсващия канал при клетките, които изобщо не се правят е 47424 $\mu\text{m}$ . Или общата дължина на канала като извадим липсващите части е 11,5 cm. При тази дължина стръмността е 2,64S.

За избягване пробива по ръба на структурата, където екипотенциалните линии на полето се закривяват около  $p^+$  областта и излизат на повърхността се прилага техниката FMR (floating metal rings). Използувани са четири метални пръстена около цялата структура които правят Шотки контакт с подложката. Тази област е широка 150 $\mu\text{m}$ .

Общата площ на чипа е 6,9 mm<sup>2</sup>.

### 3. Технологично проектиране

Пластината, на която ще се произвежда транзистора е N-тип с кристалографска ориентация  $\langle 100 \rangle$  и специфично съпротивление  $\rho = 0,002 \Omega$ . Поради полисилициевият гейт и тази ориентация праговото напрежение се получава в рамките на необходимото ни  $U_{\text{TH}} = 2,255\text{V}$ .

Първата дифузия е за  $p^+$  областта. Тя е двуетапна дифузия, но реално се прави само първият етап, а вторият протича при следващите високотемпературни процеси. Параметрите на първият етап са: дифузия от неограничен източник на Бор,  $T = 1000^\circ\text{C}$ ,  $N_0 = 4.10^{14} \text{ cm}^{-3}$ ,  $t = 20 \text{ min}$ ,  $x_{p^+} = 0,392 \mu\text{m}$ ,  $N_s = 2,45.10^{20} \text{ cm}^{-3}$ ,  $R_s = 5,1 \Omega/\square$ .

Втората дифузия е за  $p$  областта на подложката. Тя е двуетапна и също е с дифузант Бор. Първият етап е със следните параметри: дифузия от неограничен източник на Бор,  $T = 1000^\circ\text{C}$ ,  $N_0 = 4.10^{14} \text{ cm}^{-3}$ ,  $t = 15 \text{ min}$ ,  $x_{p^-} = 0,305 \mu\text{m}$ ,  $N_s = 3,18.10^{20} \text{ cm}^{-3}$ ,  $R_s = 6,55 \Omega/\square$ . Вторият етап е от ограничен източник и има следните параметри:  $T = 1100^\circ\text{C}$ ,  $N_0 = 4.10^{14} \text{ cm}^{-3}$ ,  $t = 3\text{h } 50\text{min } 40\text{sec}$ ,  $x_{p^-} = 4,5 \mu\text{m}$ ,  $N_s = 2,12.10^{19} \text{ cm}^{-3}$ ,  $R_s = 22,22 \Omega/\square$ .

Третият дифузионен процес е за  $n^+$  областта на сорса. Едноетапна дифузия със следните параметри: дифузант Фосфор;  $T = 1100^\circ\text{C}$ ;  $N_0 = 2.10^{18} \text{ cm}^{-3}$ ;  $t = 1\text{h } 46\text{min } 14 \text{ sec}$ ;  $x_{n^+} = 3,5 \mu\text{m}$ ;  $N_s = 2.10^{21} \text{ cm}^{-3}$ ;  $R_s = 1,14 \Omega/\square$ .

Корпусът за този тип прибори трябва да бъде TO-204AA или TO-3

### 4. Анализ на проектирания прибор

За да се подложи на симулация с PSPICE проектирания прибор беше изготвен модел на прибора. В симулатора MOSFET приборите се описват с четири различни системи уравне-

ния. За нашият анализ избрахме третата система уравнения, която по-точно отчита някои по-тънки физически ефекти на при описване на прибора. Моделът на транзистора е следния:

MODEL POWER NMOS(Level=3 Gamma=0 Delta=0 Eta=0 Theta=0 Kappa=0 Vmax=0 Xj=0  
 + Tox=100n Uo=600 Phi=0.58 Rs=17.27m Kp=21.24u W=115m L=1u Vto=2.255 Rd=0.25  
 + Rds=1.6MEG Cbd=0 Pb=1.1 Mj=0.5 Fc=0.5 Cgso=136p Cgdo=0 Rg=0 Is=126f TPG=-1)

За сравняване на резултатите е избран чужд аналог на проектирания прибор. Негово измерване е извършено на системата за измерване и контрол АСИК-АПЕ-02 разработка на Техническия Университет, която налага някои ограничения на тока и напрежението до определени стойности, като поради тази причина и симулацията на прибора е ограничена до наложените от апаратурата стойности на тока и напрежението.

На фигура 5А и 5Б могат да се видят изходните характеристики на реалния и проектирания прибор, като заедно с тях са дадени и симетричните им характеристики в трети квадрант. Вижда се че реалният транзистор остава по-дълго време в областта на запусване. Това се дължи на по-високата стойност на реалното прагово напрежение. В съпротивителната част на характеристиката и двата прибора имат ниско  $R_{DS(ON)}$ , което се гарантира от голямата скорост на нарастване на кривата в областта най-близка до ординатата. В първи квадрант (където се описват характеристиките на канала) обратният диод не влияе тъй като е запушен, докато в трети квадрант той е свързан паралелно на канала. Резултантните криви могат да се опишат на управляем диод. При нулев управляващ сигнал ( $U_{GS}=0$ ), кривата, която липсва на графиките, характеристиката е на обикновен диод. При подаване на управляващ сигнал падът на напрежението върху диода намалява и става силно зависим от тока. Това ни гарантира, че при малки токове този пад може да достигне стойности много по-малки от стойностите на кой да е диод. Това се доказва и от Фигура 5А, на която при  $U_{GS}=3,5V$   $I_S=20mA$  падът е само около 160mV, като при по-големи стойности на управляващото напрежение намалява още повече.

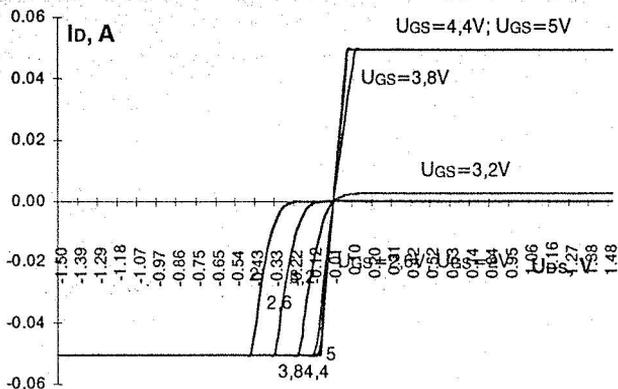
От проходните характеристики на двата прибора стана ясно защо реалния прибор и симулирания се различават много в някои отношения. Първо това е праговото напрежение. Ако определим ток 10mA за отчитане на тази стойност то тогава реалния има прагово напрежение  $U_{TH} = 3,355V$ , докато приборът, който сме проектирали при същата стойност на тока има  $U_{TH} = 2,35V$ . Второ - различните стръмности на проходната характеристика. При реалния прибор тя е:

$$g_{fs} = \frac{\Delta I_D}{\Delta U_{GS}} = \frac{(4,30 - 1,39) \cdot 10^{-2}}{3,579 - 3,404} = 0,17 A / V.$$

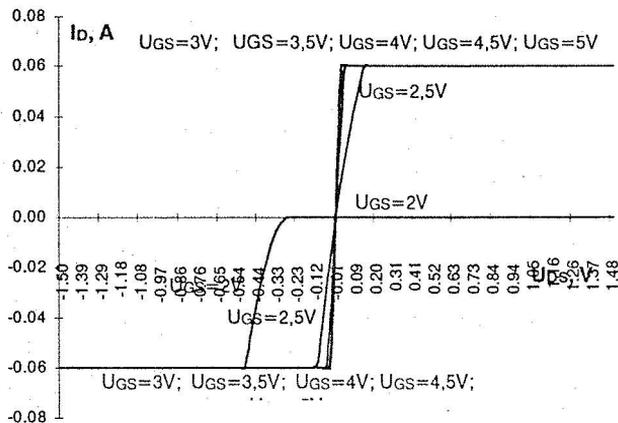
е почти три пъти по-голяма:  $g_{fs} = \frac{\Delta I_D}{\Delta U_{GS}} = \frac{(4,64 - 1,76) \cdot 10^{-2}}{2,45 - 2,38} = 0,41 A / V$

V-A характеристики на обратните диоди в двата прибора са типични диодни характеристики в права посока. Разликата е отново в напрежението на отпусване в двата прибора.

При ток 5mA реалният обратен диод има  $U_o=0,5V$ , а проектирания от нас прибор дава  $U_o=0,633V$ . Поради това и разликата в характеристиките на канала за двата прибора в трети квадрант на Фигури 5А и 5В.



Фигура 5А



Фигура 5В

Предимства на мощните MOS транзистори съчетани с високата надеждност гарантирана от производителя прави приложението им възможно и желано в много от случаите, където сега се използват биполярни прибори. За да се ползват обаче, техните често пъти уникални качества е необходимо да се създават нови конструкции и нови схеми на включване, а не просто да се замени използвания до момента биполярен транзистор с мощен MOS прибор.