

ИТЕРАЦИОННИ УСРЕДНЯВАЩИ УСТРОЙСТВА ЗА АНАЛОГОВИ СИГНАЛИ

Л. Бекяров, Хр. Сираков, К. Янков

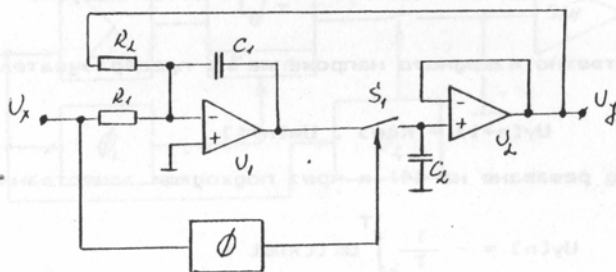
Усредняващи устройства за аналогови сигнали могат да се реализират чрез следните подходи:

- на основата на нискочестотни филтри
- с теглото интегриране
- на базата на цифрово интегриране или на междинно-честотно преобразуване
- чрез аналогови интегратори
- с експоненциално усредняване
- с итерационно усредняване

Предмет на разглеждане и изследване в настоящия доклад са итерационните усредняващи устройства.

Итерационният метод на усредняване представлява метод с последователно степенчато приближение на изходния сигнал на усредняващото устройство, към величина пропорционална на средната стойност на входния сигнал (фиг.1).

Входния сигнал се интегрира в продължение на интервала на усредняване, равен на периода T . В края на периода напрежението на интегратора се запомня. В следващия период така запомнената стойност на интегрираното напрежение служи за изходен сигнал, а също и за сигнал в отрицателната обратна връзка интегриран съвместно с входната величина.



Фиг. 1

Итерационните усредняващи устройства спадат към бързодействащите преобразуватели. При определени условия тези преобразуватели могат да достигнат бързодействие един период, а при спазване на определени фазови условия дори половин период на входния сигнал. Точността на тези преобразуватели, ако се пренебрегнат неидеалните параметри на градивните елементи не зависи от честотата на сигнала.

Фактът, че е възможно да се задава допълнително времето за усредняване ги прави практически независими от формата на усреднявания сигнал като на изхода се извежда средната стойност на входния сигнал за интервала на усредняване.

В установен режим на работа е изпълнено условието:

$$\int_0^T (I1 + I2) dt = \int_0^T \left(\frac{Ux}{R1} + \frac{Uy}{R2} \right) dt = 0$$

където, I_1 - входен ток на преобразувателя
 I_2 - ток в обратната връзка

Като се има пред вид, че $U_y = \text{const}$ уравнението придобива вида:

$$U_y = - \frac{R_2}{R_1} \frac{1}{T} \int_0^T U_x dt = - \frac{R_2}{R_1} \overline{U_x} \quad (1)$$

Уравнение (1) представлява уравнение на преобразуване на преобразувателя в установен режим.

Ако $R_2 = R_1$, изходното напрежение е точно средната стойност на сигнала U_x .

Преходен процес:

Нека напрежението на изхода на интегратора U_i в края на n -тия период на преобразуване е $U_i[n]$. Тогава напрежението на изхода $U_y[n]$ ще бъде:

$$U_y[n] = K_{СИЗ} \cdot U_i[n] \quad (2)$$

където $K_{СИЗ}$ е коефициент на предаване на СИЗ.

Нека в началото на $(n + 1)$ -я период входното напрежение скокообразно е станало $U_x(t)$. Интегралът на сумата от двете напрежения през времето на $(n + 1)$ -я такт на преобразуване се добавя към напрежението $U_i[n]$ и се получава ново напрежение $U_i[n+1]$:

$$U_i[n+1] = U_i[n] - \frac{1}{T} \int_0^T (U_x(t) + U_y[n]) dt \quad (3)$$

Съответно изходното напрежение на преобразувателя ще бъде:

$$U_y[n+1] = K_{СИЗ} \cdot U_i[n+1] \quad (4)$$

След решаване на (4) и чрез подходящи замествания се получава:

$$U_y[n] = - \frac{1}{T} \int_0^T U_x(t) dt + \\ + \left(\frac{1}{T} \int_0^T U_x(t) dt + U_y[0] \right) \cdot \left(1 - \frac{T \cdot K_{СИЗ}}{T} \right)^n \quad (5)$$

Първият член на дясната страна представлява установената стойност на входното напрежение равна на средната стойност. Втората част описва преходния процес.

Характерът и продължителността на преходния процес зависят от големината на разликата:

$$\Delta = \left(1 - \frac{T \cdot K_{СИЗ}}{T} \right) \quad (6)$$

Условието за устойчивост на схемата се получава от (6) при $\Delta < 1$:

$$T < 2\tau / K_{\text{СИЗ}}$$

От гледна точка на ъзрзодействието честотния диапазон на входния сигнал е много ограничен. Този диапазон можем да го увеличим ако направим величината независима от периода на входния сигнал. Това ще бъде изпълнено ако:

1). $T \cdot K_{\text{СИЗ}} = \text{const}$

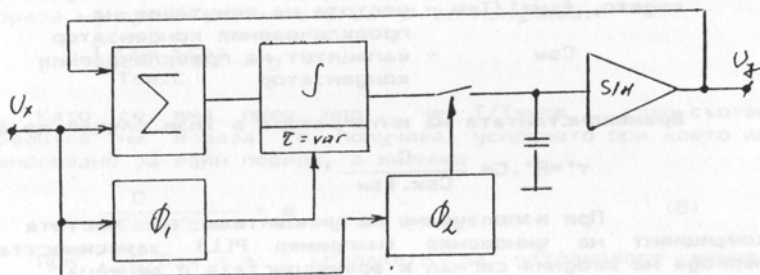
2). $T/\tau = \text{const}$

3). $K_{\text{СИЗ}}$ и τ се изменят едновременно по такъв начин, че да бъде изпълнено условието $d\Delta/dT = 0$

В случай 1). се получава итерационен преобразувател с управляем $K_{\text{СИЗ}}$; при 2). преобразувател с управляем интегратор; 3). преобразувател с едновременно управление на интегратора и аналоговата памет.

Въздействието на честотата на входния сигнал върху времеконстантата на интегратора може да се осъществи по два начина - чрез изменение на капацитета на кондензатора С или чрез изменение на величината на съпротивителния елемент R.

Блоквата схема на такъв преобразувател е показана на фиг.2.



Фиг.2

Формирателя Φ1 служи за формиране на управляващо въздействие върху времеконстантата на интегратора, зависещо от честотата на входния сигнал. Формирателя Φ2 формира управляващи импулси в края на всеки период, необходими за СИЗ.

Целта на използването на управляем интегратор в схемата на преобразувателя е продължителността на преходния процес да се сведе до минимум и да не зависи от входната честота. Това практически е възможно като се има пред вид, че константата на интегриране не участва в уравнението на преобразуване в установен режим, следователно не влияе върху точността на резултата.

При управляемия интегратор подгържайки винаги равенството

$$T = \tau$$

където, T - интервал на усредняване, равен на периода на входния сигнал

τ - константата на интегриране, $\tau = R \cdot C$

се постига условие за максимално ъзрзодействие:

$$K_{\text{СИЗ}} = 1$$

От условието за устойчивост

$$T < \frac{2 \cdot \tau}{K_{\text{СИЗ}}}$$

при условие, че $T = \tau$ се получава

$$1 < \frac{2}{K_{сиэ}}$$

Условието $K_{сиэ} < 2$ се явява условие за устойчивост на схемата с управляем интегратор с константа на интегриране $\tau = T$.

Вижда се, че ако $\tau = T$, условието за максимално бързодействие и условието за устойчивост на схемата единствено се определят от големината на коефициента на предаване на схемата за извадка и запомняне.

Ако използваме SC-интегратор, в който резистора на интегратора е заменен с превключваем кондензатор, то променяйки единствено честотата на превключване ще се променя и константата на интегриране τ . В този случай е необходимо да се използва умножител на честота, който да умножава входната честота поне десет пъти.

От теорията на превключваемите кондензатори е известно [1], че еквивалентното съпротивление R' моделирано с превключваем кондензатор е:

$$R' = \frac{T_{sw}}{C_{sw}} = \frac{1}{f_{sw} \cdot C_{sw}}$$

където, $f_{sw} = 1/T_{sw}$ - честота на комутация на превключваемия кондензатор
 C_{sw} - капацитет на превключваемия кондензатор

Времеконстантата на интегратора в този случай ще бъде:

$$\tau' = R' \cdot C = \frac{C}{C_{sw} \cdot f_{sw}}$$

При използване на умножители на честота с точен коефициент на умножение (например PLL) зависимостта между периода на входния сигнал и времеконстантата е линейна.

При така реализирана схема на преобразувател на средна стойност с LDI-интегратор (фиг. 3), като за повишаване на бързодействието са използвани две алтернативно превключващи се във времето аналогови памети, уравнението на преобразуване в установен режим има вида:

$$\frac{1}{\tau'} \int_0^T \left(\frac{U_x}{R_1} + \frac{U_y}{R_2} \right) \cdot R_3 \cdot \frac{R_6}{R_5} dt = 0$$

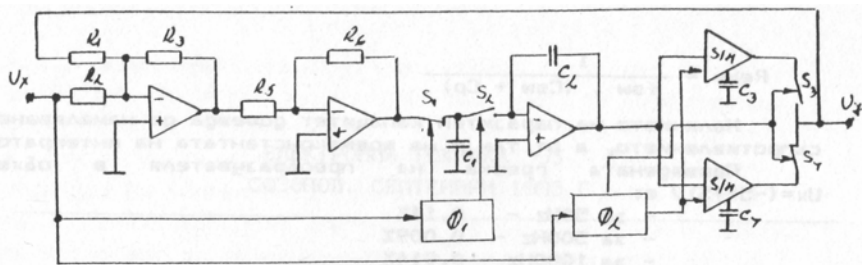
След преобразуване се получава:

$$U_y = - \frac{R_2}{R_1} U_x$$

Условие за устойчивост.

В условието за устойчивост на итерационния преобразувател след заместване с модела на SC-резистора се получава:

$$T < \frac{2 \cdot C}{K_{сиэ} \cdot f_{sw} \cdot C_{sw}} = \frac{2 \cdot C \cdot T_{sw}}{C_{sw} \cdot K_{сиэ}}$$



фиг. 3

Като се има пред вид че отношението между двата периода е точно коефициента на умножение на входната честота и $K_{СИЗ}=1$ получава неравенството:

$$\frac{C}{C_{sw}} > \frac{m}{2} \quad (7)$$

Последното неравенство представлява условие за устойчивост на преобразувателя с SC-управляем интегратор, където m е отношението между входната честота и честотата на комутация на превключваемия кондензатор.

Условие за максимално бързодействие.

В условието $\Delta=0$ след включване на модела на SC-резистора в израза на времеконстантата за Δ се получава:

$$1 - \frac{T \cdot C_{sw} \cdot K_{СИЗ}}{T_{sw} \cdot C} = 0$$

Като се има пред вид, че $T/T_{sw}=m$, след съответна преработка на израза се получава условието при което имаме установяване за един период, а именно:

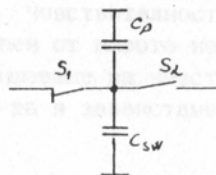
$$\frac{C}{C_{sw} \cdot K_{СИЗ}} = m \quad (8)$$

При $C/C_{sw} = m$ условието за устойчивост винаги е изпълнено.

При така реализираната схема след направените изследвания се установи следното:

- продължителността на преходния процес не зависи от честотата на входния сигнал. Направени бяха изследвания за честоти 20Hz, 500Hz и 1000Hz. При първата и втората честота схемата е устойчива и преходния процес завършва за един период на входния сигнал. При честота на сигнала 1000Hz се наблюдава незначително удължаване времето за установяване. Установяването в този случай се извършва по начин, който може да се получи ако $\tau < T$.

Това явление може да се обясни само с наличието на паразитни капацитети при реализиране на SC-модела на резистора R^* (фиг. 4).



фиг. 4

Паразитният капацитет C_p , който се проявява при високи честоти [1] представлява паралелно свързан на превключваемия кондензатор C_{sw} , като увеличава еквивалентния капацитет. Големината на еквивалентното съпротивление, което ще оказва този модел на протичащия през него ток ще бъде:

$$R_{\text{екв}} = \frac{1}{f_{\text{sw}} \cdot (C_{\text{sw}} + C_p)}$$

Наличието на паразитен капацитет довежда до намаляване на съпротивлението, а от там и на времеконстантата на интегратора.

Приведената грешка на преобразувателя в обхвата $U_{\text{x}} = (-5 \pm 5) \text{ V}$ е:

- за 50Hz - 0.14%
- за 500Hz - 0.009%
- за 1000Hz - 0.014%
- за 1500Hz - 0.04%

По отношение на подгискане на променливотоковия сигнал резултатите показват, че отношението $U_{\text{xас}}/U_{\text{уас}}$ е по-голямо от 58dB.

Литература:

1. Фархи С. - "Практически схеми с превключваеми кондензатори" ДИ "Техника", София - 1987 г.
2. Гигов Хр., Янков ИВ. - "Измервания в електрониката - ръководство за лаб. упражнения", Варна - 1988 г.