

ВИДЕОКОНТРОЛЕР ЗА VME МАГИСТРАЛА

инж. ПЕТЪР АТАНАСОВ ГРИГОРОВ ; и.с. ГЕОРГИ ТОДОРОВ ; и.с.и

и.с. ктн. ПЕТЯ КАДЕМОВА-КАЦАРОВА ; и.с. РОСЕН ДЯНКОВ ГЕОРГИЕВ

VME стандарта е един от най-популярните 16/32 битови интерфейси. Одобрен е като стандарт под номер IEEE 1014. Той е асинхронен немултиплексирен. Използува платки с европейски формат (двоен или единичен), има добри характеристики и неговата гъвкавост е една от причините да притежава широк кръг от потребители. VME стандарта дефинира една интерфейсна система използвана за обмен на данни от процесите, данни от паметта и периферни управляващи устройства в една отворена, свързана хардуерна конфигурация, изпълняваща следните функции:

-позволява комуникация на устройства върху интерфейса без смущаване на външната дейност на другите устройства свързани от него.

-специфицира електрическите и механически системни характеристики изисквани при проектирането на устройства, които недвусмислено и ясно да комуникират върху VME интерфейса.

-срещифицира протокола прецизно дефиниращ връзката между VME интерфейса и устройствата свързани чрез него.

-разрешава широк обхват на проектантска свобода, така че проектантът да може да оптимизира цената и /или характеристиките без да нарушава системната съвместимост.

VME интерфейсът се състои от три функционално различни шини показани на на фиг.1 :

-глобална паралелна шина (VME)

-локална шина (VMX)

-шина за последователен обмен (VMS)

Глобалната шина свързва всички устройства в системата и осъществява обмен на данни, обслужване на прекъсвания, синхронизация и арбитражиране на обмена. Локалната шина (VMX) управлява обмена на информация между няколко модула. Тя е

подходяща за високоскоростни приложения. Шината за последователен обмен (VMS) съдържа два канала, по които се обменят последователни данни и тактови сигнали.

В най-общ вид една система използвава VME интерфейс се състои от следните функционални блокове (фиг. 1): Микропроцесорен модул, модул памети и входно-изходни блокове. Всички те имат задължително логика за връзка с интерфейса. В съвкупността на входно-изходните модули влизат и графичните контролери. В зависимост от степента на сложност те могат да се класифицират в 3 групи - с ниска, средна и висока локална интелигентност. При първия клас основните функции по обработка на графичната информация се реализират от ЦП (централен процесор), който определя производителността на контролера. Контролерите със средна степен на интелигентност взаимодействат с ЦП на по-високо ниво и включват локален микропроцесор с общо предназначение. Най-висока степен на интелигентност имат контролери, които реализират определен графичен стандарт (GKS, CGM, CGI и др.).

Целта на настоящата разработка е създаването на естин графичен контролер с ограничени възможности. Той може да се използва в управляващи системи, при които не се изискват големи графични възможности. Комуникацията между контролера и централния процесор е на ниско ниво, като централния процесор изпълнява основните функции по обработка на графичната информация. Реализиран е на базата на интегрална схема MC 6845. Блоквата схема е дадена на фиг. 2. Връзката с VME магистралата се осъществява чрез входно-изходни буфери - адресни, за данни и за управляващи сигнали. За разпознаване адресите на контролера се използват цифрови компаратори подаващи управляващи сигнали към PAL схема. В зависимост от тях схемата отваря или затваря входните буфери или се обръща към вътрешния ресурс на платката (RAM, 6845 и др.). Тъй като магистралата е 16 битова, а вътрешните магистрала на контролера 8-битова, се прави двойно буфериране с цел улесняване на управлението, осъществено от PAL схемата. Освен това данните могат да се зареждат чрез младшия

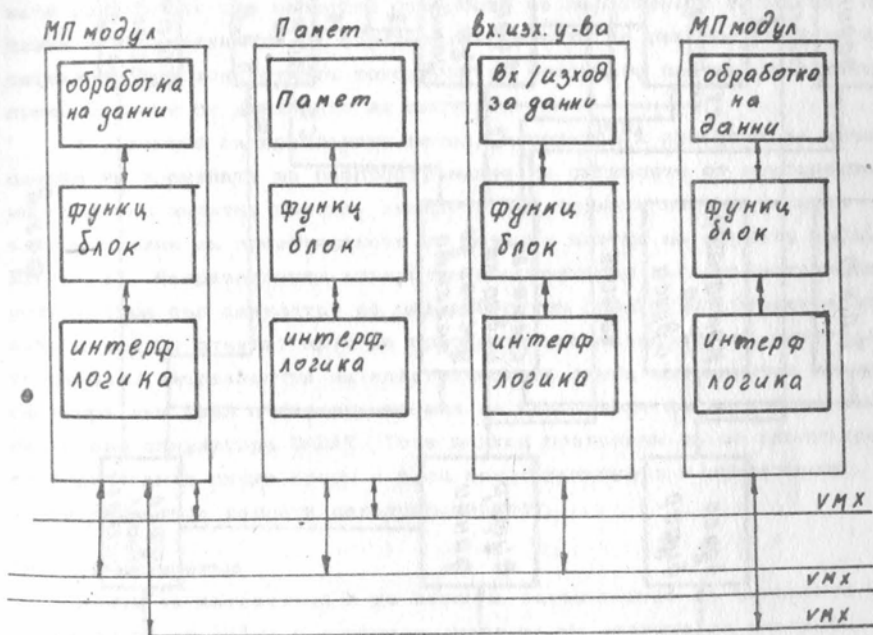
или старшият байт. PAL схемата е програмирана така, че когато са отворени входно-изходните буфери и се избират RAM паметите, да се забрани достъпът на MC 6845 до тях и обратно, когато MC 6845 управлява вътрешния ресурс, входно-изходните буфери са забранени. След като данните постъпят в контролера в зависимост от програмата те се насочват към паметите или към управляващата схема MC 6845, която генерира адреси за паметта и управляващи сигнали за вертикална и хоризонтална синхронизация. При зареждане на данните в RAM паметите (използувани са 3 статични паметта за трите цвята) адресите постъпват от VME магистралата през мултиплексори към RAM - а. При използване на 16K RAM може да се покрие екран с размер 640/200 точки. Ако се използва памет 32 K може да се постигне покриване на два екрана, които да се сменят чрез преинициализиране на MC 6845. При генериране на сигнали към дисплея адресите се генерират от MC 6845 през същите мултиплексори. Данните от паметта се вкарват в шифт-регистри, от където серийно се изпращат към дисплея, токувани от генератор. Честотата на генератора е съобразена с броя пиксели върху екрана. За да се осигури прозрачност при зареждане на паметта с данни се използват 2 редуващи се цикъла - в първия цикъл паметта работи под управление на централния процесор чрез VME магистралата, а във втория се управлява от MC 6845. Това се осъществява чрез управлението на мултиплексорите на адреси от генератора на управляващи честоти и PAL схема. Чрез генератора се синхронизира работата на паметта, шифт-регистрите, мултиплексорите и MC 6845. Сигналът за вертикална синхронизация от MC 6845 към дисплея се използва като тактов в D-тригер и по него се генерира сигнал за прекъсване IRQ към централния процесор. В същото време чрез PAL логика се отваря буфер, през който чрез шина данни D0-D7 може да се прочете идентификационния номер на контролера. Същата PAL схема се използва за осъществяване на протокола на обмен между контролера и VME магистралата, като управляващите сигнали влизат в логическите уравнения на схемата. След обавотка на сигнала за прекъсване и подаването му към системната магистрала се осъществява обратна връзка, чрез която

генериращия, прекъсване тригер се връща в изходно положение. След като установи прекъсването ЦП може да комуникира с графичния контролер, този цикъл от действия се повтаря за всяко обръщане към него.

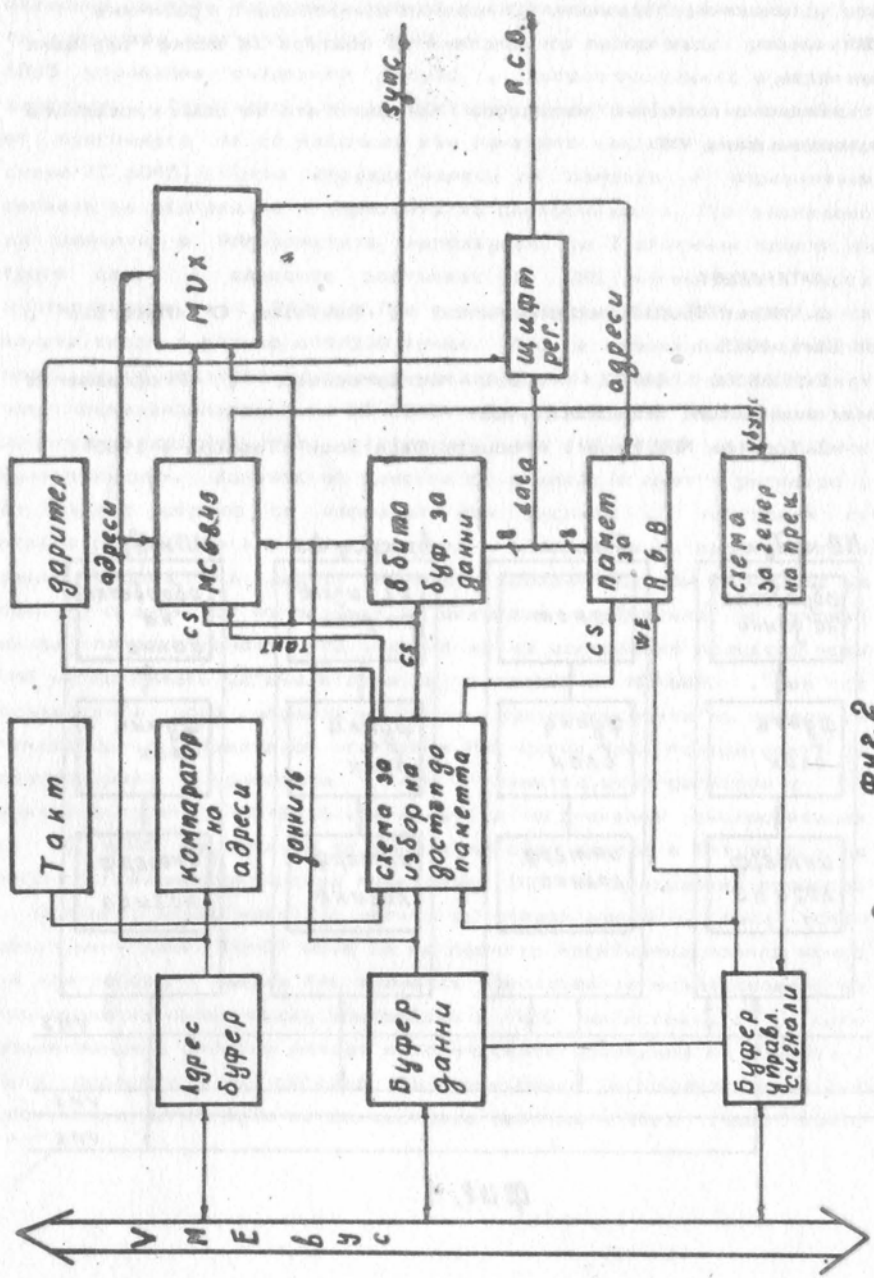
Видеоконтролерът използва при работата си само глобалната паралелна шина VME.

ЛИТЕРАТУРА :

1. VMEbus Specifications Manual, Revision C (Motorola, Februari 1985).
2. MC68000 16/32 - bit Microprocessor, Programmer's Reference Manual (Motorola 1986)
3. Toshiba MDS Memori Products Data Book (Toshiba, 1985).



Фиг. 1



Фиг. 2