

Доц. ктн инж. Стефан Иванов Куцаров  
ст. ас. ктн инж. Нина Жечкова Джерманова

---

Софийски Университет "Свети Климент Охридски"  
Физически Факултет

Цифровите управляващи системи намират все по-широко приложение в токозахранващите устройства. Класическата схема на компенсационния стабилизатор е подложена все по-често на модификации на основните блокове с цел универсализиране на технологичното им изпълнение и повишаване на прецизността на задаване и контрол на изходните величини.

В настоящата работа е представена схема на постояннотоков програмируем цифров стабилизатор, чието изходно напрежение и ток могат да се задават с програмиращи числа. За разлика от класическите стабилизатори се използва цифрова обратна връзка. Блоковете за нейното осъществяване са изградени от цифрови и цифрово-аналогови схеми. Те осигуряват сравнение на входните програмиращи числа с действителните изходни величини и съответно въздействие върху крайното стъпало.

#### Обща блок-схема и принцип на действие

Общата блок-схема на цифровия постояннотоков стабилизатор е представена на фиг. 1. Блокът за задаване на изходните величини позволява цифрово установяване на стойностите на максималния изходен ток и напрежение на стабилизация. Цифровото измерване на действителните изходни величини се осъществява през делител на напрежение за  $\dot{U}_{\text{изх}}$  и през диференциален усилвател за товарния ток. Стойностите им се подават в режим на времеделене към следящ аналогово-цифров преобразувател. Числата, съответстващи на действителните изходни величини се сравняват в блока на управляващата логи-

ка със зададените /програмиращи/ числа. В резултат от сравнението се изменя съдържанието на реверсивен брояч, свързан през цифрово-аналогов преобразувател към мощно крайно стъпало.

Функционирането на цялата система е разделено на два такта -  $T_U$  и  $T_I$ . В първия се измерва и регулира изходното напрежение, а във втория управляващата логика проверява дали товарният ток е под зададената граница. Двата такта  $T_U$  и  $T_I$  са равни и включват времената:

$t_1$  - време за извършване на аналогово-цифрово преобразуване;

$t_2$  - време за цифрово сравнение;

$t_3$  - време за изменение на съдържанието на брояча от 0 до  $2^n - 1$ ;

$t_4$  - време за цифрово-аналогово преобразуване;

$t_5$  - време за отговор на крайното стъпало.

$$T_U = T_I = t_1 + t_2 + t_3 + t_4 + t_5$$

Този режим на времеделене позволява да се използва един общ хардусър за цифрово измерване и регулиране както на тока, така и на напрежението. При установено превишаване на зададената граница на товарния ток стабилизаторът преминава в режим на стабилизация на тока, при който по време на такта  $T_U$  броячът от блока на управляващата логика се забранява и само по време на такта  $T_I$  се разрешава броене в обратна посока. След установяване на товарния ток под задаващата граница, забраната за броене по време на  $T_U$  се отменя и може да бъде стабилизирано напрежението.

### Структура на отделните блокове

Блокът за задаване на програмиращите числа на напрежението и тока е изграден от два 12-битови реверсивни брояча /фиг.2/, всеки от които се управлява от два бутона - "нагоре" и "надолу". С тяхна помощ се изменят числата на тока и напрежението /съдържанието на броячите/ в границите от 000 до FFF/H/. Блокът осигурява и индикация на числата със седемсегментни светодиодни индикатори.

Блокът за цифрова обратна връзка /фиг.3/ се състои от делител на изходното напрежение, диференциален усилвател на сигнал от токосъемен резистор, аналогов мултиплексор в следящ аналогово-цифров преобразувател, изграден от 12-битов реверсивен брояч, 12-битов цифрово-аналогов преобразувател и аналогов компаратор. Блокът преобразува аналоговата стойност на изходната величина в цифров код, изменящ се от 0 до 4095. За да се използват пълно възможностите на 12-битовия цифрово-аналогов преобразувател и да се получи висока разрешаваща способност на цифровото измерване е избрано оптимално опорно напрежение 4,095 V, при което се получава стъпка на ЦАП 1mV. Аналоговият мултиплексор пропуска в такта  $T_U$  съответно  $T_I$  аналоговата величина на напрежението от изхода на делител с коефициент на предаване 0,1, съответно аналоговата величина от изхода на диференциален усилвател с коефициент на усилване 10. На входа на диференциалния усилвател се подава сигнал /пад на напрежение/, пропорционален на тока през измервателен резистор  $R_s = 0,1 \text{ Ом}$ .

Блокът на управляващата логика съдържа тактовия генератор, изработващ двата такта  $T_U$  и  $T_I$ , цифров компаратор на 12 бита, 12-битов реверсивен брояч и 12-битов цифрово-аналогов преобразувател. Цифровият компаратор е изграден с три ИС от тип 7485, чиито изходи заедно с тактовите сигнали  $T_U$  и  $T_I$  управляват реверсивния брояч и определят режима на стабилизация – на напрежение или на ток. Реверсивният брояч е изграден от три ИС 74193 и позволява запис на максимално число 4095. При опорно напрежение 4,095 V се постига стъпка на изхода на цифрово-аналоговия преобразувател 1 mV. За да се получи стъпка на изменение на напрежението върху товара 10 mV е необходимо крайното стъпало да има усилване по напрежение 10. Същевременно това определя максимално изходно напрежение 40,95 V.

Ако с  $N_U$  се означи програмиращото число на напрежението на стабилизация, а с  $N_I$  – числото на максималния товарен ок, то изходното напрежение се определя като

$$U_{изх} = \frac{N_U}{2^m - 1} U_{оп} \quad ,$$

където  $n$  е разредността на използвания цифрово-аналогов преобразувател, а  $U_{оп}$  е опорното напрежение.

Съответно за максималния изходен ток се получава:

$$I_{max} = K_{дУ} \cdot R_S \frac{N_I}{2^n - 1} \cdot U_{оп},$$

където с  $K_{дУ}$  е означен коефициентът на усилване на ДУ, а  $R_S$  е стойността на измервателния резистор.

#### Експериментални резултати:

При избраните в схемата стойности за  $n = 12$ ,  $U_{оп} = 4,095$  V,  $K_{дУ} = 10$  и  $R_S = 0,1$  Ом за изходното напрежение като функция на програмиращото число  $N_U$  се получава

$$U_{изх} = \frac{4,095}{4095} \cdot N_U [V],$$

а за максималния товарен ток във функция на програмиращото число  $N_I$  -

$$I_{max} = \frac{4,095}{4095} \cdot N_I [A].$$

При изменение на числата  $N_U$  и  $N_I$  от 0 до 4095 стабилизираното изходно напрежение се изменя от 0 до 40,95 V със стъпка 10 mV, а максимално допустимият ток - от 0 до 4,095 A със стъпка 1 mA.

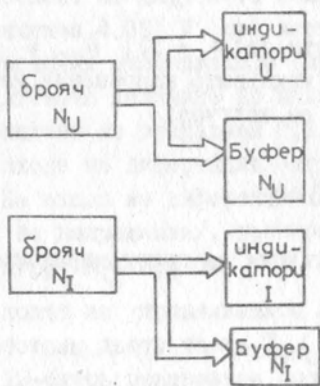
Експерименталните изследвания на предложената схема на посотоянитоков цифров стабилизатор показаха възможността да бъде постигната точност на задаване на стабилизираното изходно напрежение  $\pm 10$  mV и на товарния ток  $\pm 10$  mA при необходимост от минимален брой настройки - на опорното напрежение и коефициента на усилване на диференциалния усилвател. Съедновременно цифровата реализация на блоковете позволява унификацията ем и лесната поддръжка на стабилизатора.

#### Литература:

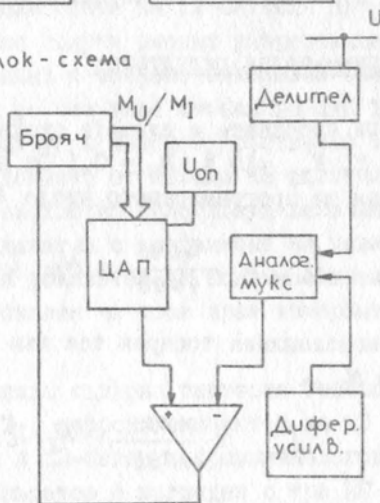
- /1/ Прибори и техника експеримента, 1985, №4, сс.150-152, Наханьков, А.А., Несторов, А.Ю., Павлович, О.А..



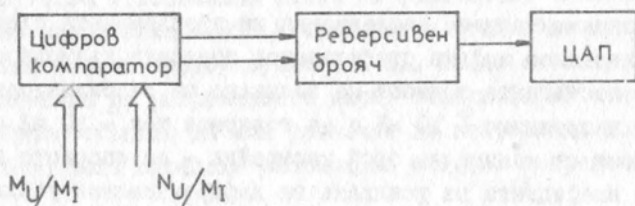
Фиг. 1. Обща блок-схема



Фиг. 2. Блок за задаване



Фиг. 3. Блок за цифрова ОБ



Фиг. 4. Блок управляваща логика